

# AM 441

## S-DIAS Analog Mischmodul $\pm 10$ V

**Herausgeber: SIGMATEK GmbH & Co KG**  
**A-5112 Lamprechtshausen**  
**Tel.: +43/6274/4321**  
**Fax: +43/6274/4321-18**  
**Email: office@sigmatek.at**  
**WWW.SIGMATEK-AUTOMATION.COM**

Copyright © 2013  
SIGMATEK GmbH & Co KG

## **Originalsprache**

Alle Rechte vorbehalten. Kein Teil des Werkes darf in irgendeiner Form (Druck, Fotokopie, Mikrofilm oder in einem anderen Verfahren) ohne ausdrückliche Genehmigung reproduziert oder unter Verwendung elektronischer Systeme verarbeitet, vervielfältigt oder verbreitet werden.

Inhaltliche Änderungen behalten wir uns ohne Ankündigung vor. Die SIGMATEK GmbH & Co KG haftet nicht für technische oder drucktechnische Fehler in diesem Handbuch und übernimmt keine Haftung für Schäden, die auf die Nutzung dieses Handbuches zurückzuführen sind.

**S-DIAS Analog Mischmodul  $\pm 10$  V****AM 441**

mit 4 analogen Ausgängen

4 analogen Eingängen bzw.  
Potentiometereingängen

1 Referenzausgang

Das S-DIAS Analog Mischmodul AM 441 besitzt vier analoge Ausgänge  $\pm 10$  V mit einer Auflösung von 12 Bit und vier analoge Eingänge  $\pm 10$  V bzw. Potentiometereingänge 0-100 % mit 16-Bit Auflösung. Für die Potentiometereingänge ist ein 10 V-Referenzausgang vorhanden, der mit max.16,7 mA belastet werden kann.



## Inhaltsverzeichnis

<b>1</b>	<b>Technische Daten .....</b>	<b>4</b>
1.1	Spezifikation analoge Eingänge $\pm 10$ V bzw. Potentiometereingänge 0-100 % .....	4
1.2	Spezifikation Referenzausgang.....	5
1.3	Spezifikation analoge Ausgänge .....	5
1.4	Elektrische Anforderungen.....	5
1.5	Sonstiges.....	8
1.6	Umgebungsbedingungen .....	8
<b>2</b>	<b>Mechanische Abmessungen.....</b>	<b>9</b>
<b>3</b>	<b>Anschlussbelegung.....</b>	<b>10</b>
3.1	Status LEDs.....	11
3.2	Zu verwendende Steckverbinder .....	11
3.3	Beschriftungsfeld .....	12
<b>4</b>	<b>Verdrahtung .....</b>	<b>13</b>
4.1	Anschlussbeispiel .....	13
4.2	Hinweise .....	14
4.3	Anschlussvarianten.....	15
4.3.1	Spannungsmessung von nicht potentialfreien Spannungsquellen.....	15
4.3.2	Spannungsmessung von potentialfreien Spannungsquellen .....	16
4.3.3	Spannungsmessung mit Potentiometer .....	17
4.3.4	Anschluss der Analogausgänge .....	18

---

<b>5</b>	<b>Montage .....</b>	<b>19</b>
<b>6</b>	<b>Erweiterte Timing-Modi (FW-Version <math>\geq</math> 02.00).....</b>	<b>21</b>
6.1	Geschwindigkeitsmodus .....	21
6.2	Time-Offset-Modus .....	21
<b>7</b>	<b>Adressierung .....</b>	<b>23</b>
7.1	Firmware – HW-Klassen-Adressierung (FW-Version 01.00 – 01.20).....	23
7.2	Firmware – HW-Klassen-Adressierung (FW-Version $\geq$ 02.00)	25
<b>8</b>	<b>Hardwareklasse AM441 .....</b>	<b>30</b>
8.1	Allgemein .....	31
8.2	Kommunikations-Schnittstellen .....	32

## 1 Technische Daten

### 1.1 Spezifikation analoge Eingänge $\pm 10$ V bzw. Potentiometereingänge 0-100 %

Anzahl der Kanäle	4	
Eingangsart	Differenzeingang	Potentiometereingang
Messbereich	-10 ... +10 V	0-100 %
Messwert	-10.000 ... +10.000 bzw. -30.000 ... +30.000 (bei Full Range)	0-10.000 bzw. 0-30.000 (bei Full Range)
	bei offenem Eingang liefert die Firmware den positiven Maximalwert und ein Status-Bit zur Signalisierung des Kabelbruchs (die HW-Klasse zeigt dadurch den Wert -2147483632 an)	
Auflösung	16 Bit (ca. 0,3 mV/LSB)	
Wandlungszeit aller Kanäle	FW-Version 01.00 – 01.20: 500 $\mu$ s FW-Version $\geq$ 02.00: abhängig vom gewählten Timing Geschwindigkeitsmodus: 200 $\mu$ s Time-Offset-Modus: entspricht der S-DIAS-Zykluszeit	
Gleichtaktbereich	$\pm 12$ V	
Eingangswiderstand	$> 10$ M $\Omega$	
Kabelbruchüberwachung	ja	
Eingangsfiler Hardware	typisch 1 kHz, Tiefpass 3. Ordnung	
Eingangsfiler Software	konfigurierbar, Tiefpass 1. Ordnung	
Messgenauigkeit	$\pm 0,3$ % vom maximalen Messwert	$\pm 0,35$ % vom maximalen Messwert

## 1.2 Spezifikation Referenzausgang

Anzahl der Kanäle	1
Referenzspannung	+10 V
Zulässiger Ausgangsstrom	maximal 10,0 mA (< HW-Version 3.5) maximal 16,7 mA ( $\geq$ HW-Version 3.5)
Zulässige Belastung pro Potentiometereingang	$\leq 2,50$ mA (< HW-Version 3.5) $\leq 4,17$ mA ( $\geq$ HW-Version 3.5) $\geq 4,0$ k $\Omega$ (< HW-Version 3.5) $\geq 2,4$ k $\Omega$ ( $\geq$ HW-Version 3.5)
Zulässige kapazitive Last	maximal 100 nF
Kurzschlusschutz	ja
Genauigkeit	$\pm 0,5$ %

## 1.3 Spezifikation analoge Ausgänge

Anzahl der Kanäle	4
Ausgangsbereich	-10 ... +10 V
Ausgabewert	-10.000 ... +10.000
Auflösung	12 Bit (ca. 5 mV/LSB)
Refreshzeit aller Kanäle	$\geq 500$ $\mu$ s (entspricht der S-DIAS-Zykluszeit)
Belastbarkeit der Ausgangsspannung	$> 5$ k $\Omega$
Zulässige kapazitive Last	maximal 100 nF
Kurzschlusschutz	ja (1 min.)
Einschwingzeit	50 $\mu$ s (63 % des Endwertes) 100 $\mu$ s (86 % des Endwertes) 250 $\mu$ s (99 % des Endwertes)
Ausgabegenauigkeit	$\pm 0,5$ % vom maximalen Ausgabewert

## 1.4 Elektrische Anforderungen

Versorgung vom S-DIAS-Bus	+5 V
---------------------------	------

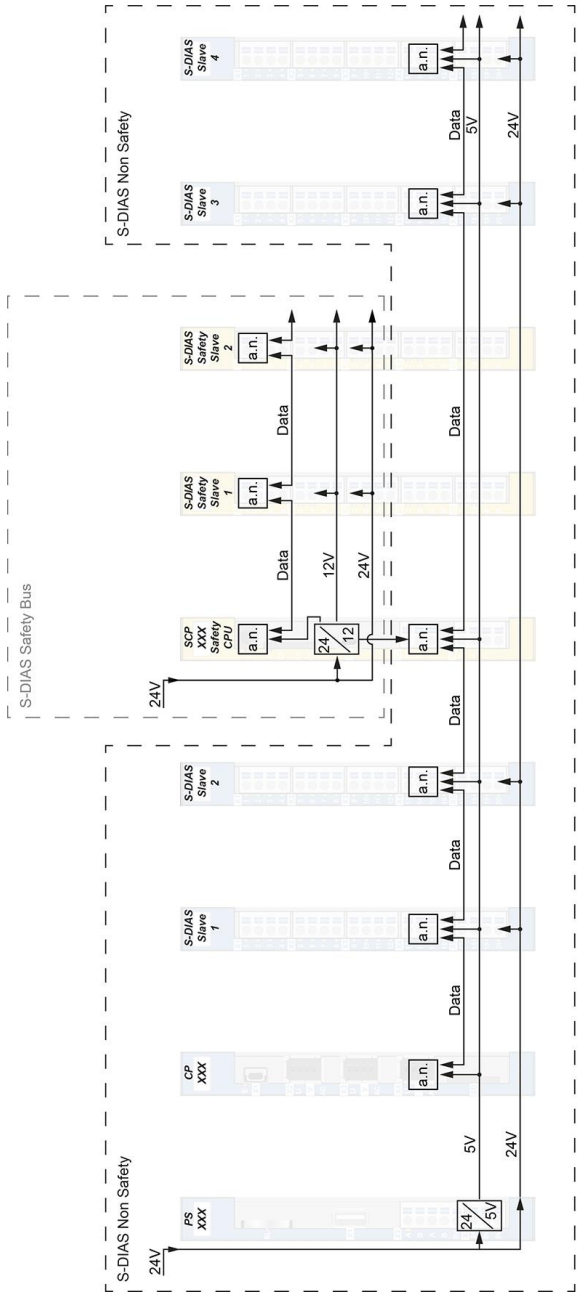
Stromaufnahme am S-DIAS-Bus (+5 V-Versorgung)	typisch 50 mA	maximal 55 mA
Versorgung vom S-DIAS-Bus	+24 V	
Stromaufnahme am S-DIAS-Bus (+24 V-Versorgung)	<p>typisch 40 mA (ohne Belastung des Referenzausgangs und der Analogausgänge)</p> <p>typisch 60 mA (mit Belastung des Referenzausgangs mit 4x 4 k<math>\Omega</math> und Maximalbelastung der Analogausgänge)</p> <p>typisch 70 mA (mit Belastung des Referenzausgangs mit 4x 2k4 k<math>\Omega</math> und Maximalbelastung der Analogausgänge)</p>	<p>maximal 50 mA (ohne Belastung des Referenzausgangs und der Analogausgänge)</p> <p>maximal 80 mA (mit Belastung des Referenzausgangs mit 4x 4 k<math>\Omega</math> und Maximalbelastung der Analogausgänge)</p> <p>maximal 95 mA (mit Belastung des Referenzausgangs mit 4x 2k4 k<math>\Omega</math> und Maximalbelastung der Analogausgänge)</p>
Kurzschluss der Analogeingänge	typisch 30 mA zusätzlich je Kanal auf +24 V-Versorgung	

**Wird dieses S-DIAS Modul an einem S-DIAS Versorgungsmodul mit mehreren S-DIAS Modulen eingesetzt, müssen die Summenströme der verwendeten S-DIAS Module ermittelt und überprüft werden.**

**Der Summenstrom der +24 V-Versorgung darf 1,6 A nicht überschreiten!  
Der Summenstrom der +5 V-Versorgung darf 1,6 A nicht überschreiten!**

**Die Angabe der Stromaufnahme findet man in der modulspezifischen technischen Dokumentation unter „Elektrische Anforderungen“.**





a.n. = active node Beschaltung S-DIAS Safety im S-DIAS System

- jedes S-DIAS Modul ist ein aktives Modul (active node)
- Safety-CPU ist am S-DIAS-Bus angeschlossen (inkl. +5 V-Versorgung)
- Safety-Bus ist eigenständig und vom S-DIAS-Bus getrennt

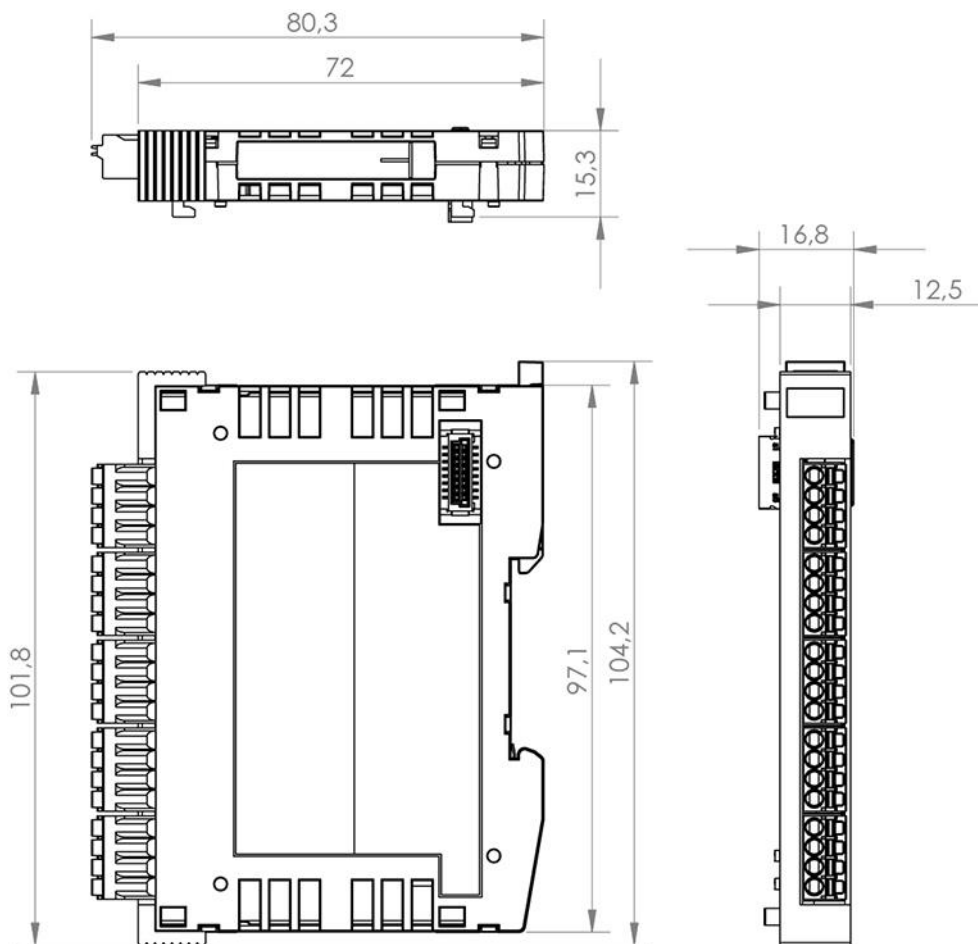
## 1.5 Sonstiges

Artikelnummer	20-017-441
Hardwareversion	1.x
Normung	UL 508 (E247993)
Approbationen	UL, cUL, CE

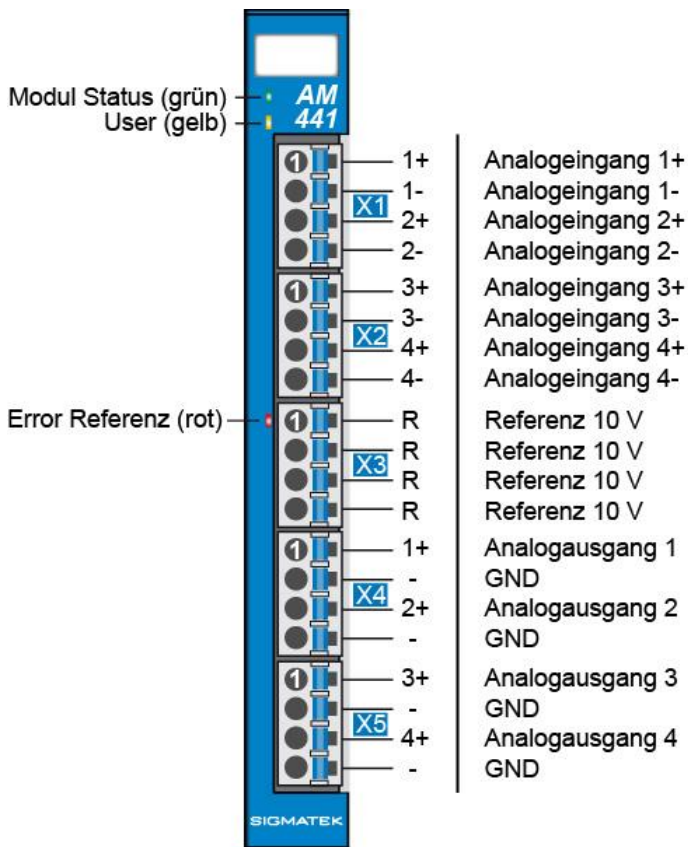
## 1.6 Umgebungsbedingungen

Lagertemperatur	-20 ... +85 °C	
Umgebungstemperatur	0 ... +60 °C	
Luftfeuchtigkeit	0-95 %, nicht kondensierend	
Betriebsbedingungen	Verschmutzungsgrad 2 Höhe bis zu 2000 m	
EMV-Störfestigkeit	nach EN 61000-6-2 (Industriebereich)	
EMV-Störaussendung	nach EN 61000-6-4 (Industriebereich)	
Schwingungsfestigkeit	EN 60068-2-6	3,5 mm von 5-8,4 Hz 1 g von 8,4-150 Hz
Schockfestigkeit	EN 60068-2-27	15 g
Schutzart	EN 60529	IP20

## 2 Mechanische Abmessungen



### 3 Anschlussbelegung



### 3.1 Status LEDs

Modul Status	grün	EIN	Modul aktiv
		AUS	Keine Versorgung vorhanden
		BLINKT (5 Hz)	Keine Kommunikation
User	gelb	EIN	Von Applikation einstellbar
		AUS	(z.B. kann die LED des Moduls über die Visualisierung blinkend eingestellt werden um die Modulfindung im Schaltschrank zu erleichtern)
		BLINKT (2 Hz)	
		BLINKT (4 Hz)	
Error Referenz	rot	EIN	10 V-Referenzüberlastung
		AUS	Kein Fehler
		BLINKT (20 Hz)	Überlastung GND, wenn AIx- softwaremäßig auf GND geschaltet ist!

### 3.2 Zu verwendende Steckverbinder

#### Steckverbinder:

**X1-X5:** Steckverbinder mit Federzugklemme (im Lieferumfang enthalten)

Die Federzugklemmen sind für den Anschluss von ultraschallverdichteten (ultraschallverschweißten) Litzen geeignet.

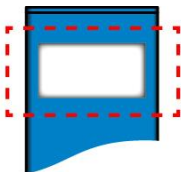
#### Anschlussvermögen:

Abisolierlänge/Hülsenlänge:	10 mm
Steckrichtung:	parallel zur Leiterachse bzw. zur Leiterplatte
Leiterquerschnitt starr:	0,2-1,5 mm <sup>2</sup>
Leiterquerschnitt flexibel:	0,2-1,5 mm <sup>2</sup>
Leiterquerschnitt Litzen ultraschallverdichtet:	0,2-1,5 mm <sup>2</sup>
Leiterquerschnitt AWG/kcmil:	24-16
Leiterquerschnitt flexibel m. Aderendhülse ohne Kunststoffhülse:	0,25-1,5 mm <sup>2</sup>
Leiterquerschnitt flexibel m. Aderendhülse mit Kunststoffhülse:	0,25-0,75 mm <sup>2</sup> (Reduzierungsgrund d2 der Aderendhülse)



d2 = max. 2,8 mm

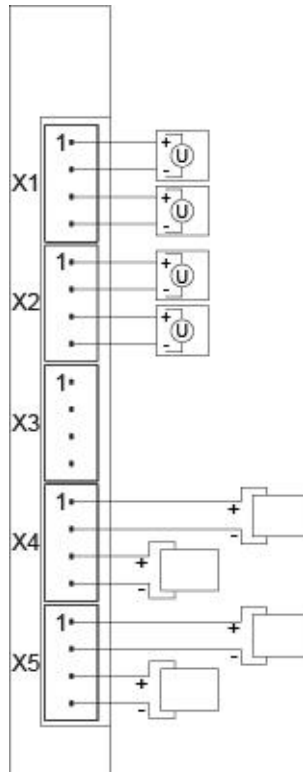
### 3.3 Beschriftungsfeld



Hersteller	Weidmüller
Typ	MF 10/5 CABUR MC NE WS
Artikelnummer Weidmüller	1854510000
Kompatibler Drucker	Weidmüller
Typ	Printjet Advanced 230V
Artikelnummer Weidmüller	1324380000

## 4 Verdrahtung

### 4.1 Anschlussbeispiel



## 4.2 Hinweise

Um eine einwandfreie Funktion zu gewährleisten, ist eine sorgfältige Leitungsführung unbedingt einzuhalten:

- Der 0 V-Anschluss der Versorgungsspannung muss auf kürzestem Weg zum 0 V-Sammelpunkt geführt werden.
- Die Hutschiene muss eine ordentliche Masseverbindung aufweisen.
- Die Verbindungsleitungen zu den Analogkomponenten müssen so kurz wie möglich und unter Vermeidung von Parallelführung zu digitalen Signalleitungen verdrahtet werden.
- Die Signalleitungen müssen geschirmt sein.
- Die Schirmung ist auf einer Schirmungssammelschiene anzulegen.
- Schutzbeschaltung aller Schützspulen (RC-Glieder oder Freilaufdioden).
- Korrekte Masseführung.

**Erdungsschiene nach Möglichkeit mit Schaltschrank-Erdungsschiene verbinden!**

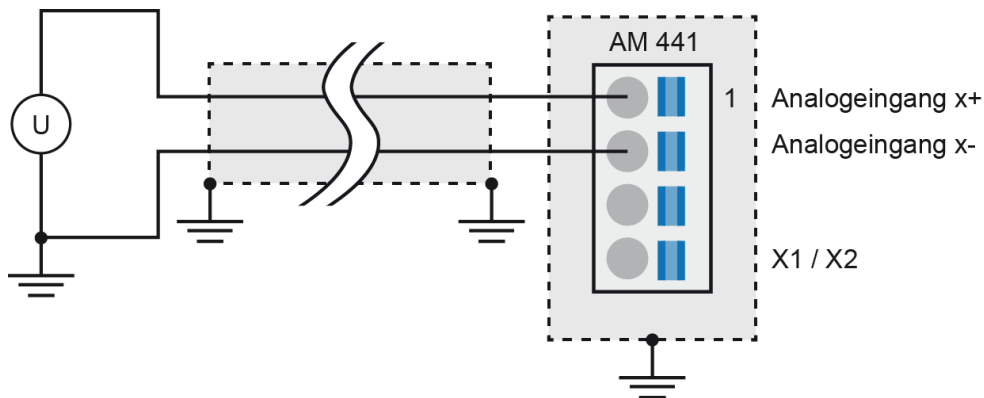
**WICHTIG:**

**Das S-DIAS Modul darf NICHT unter Spannung an- oder abgesteckt werden!**



## 4.3 Anschlussvarianten

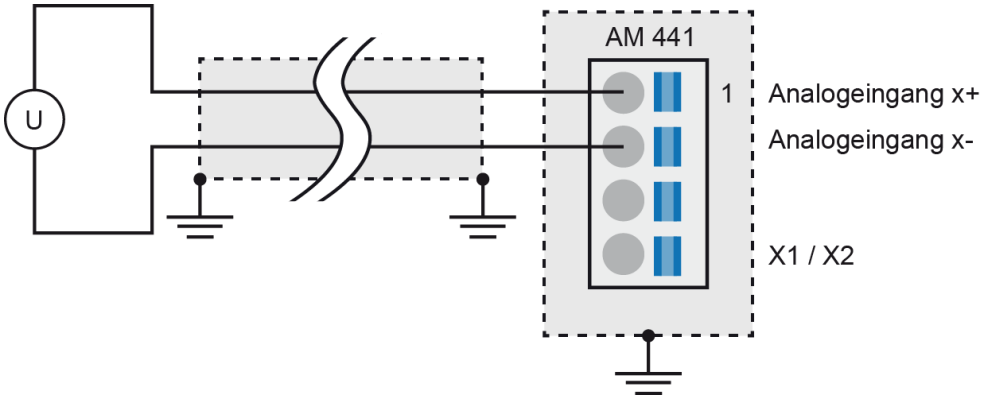
### 4.3.1 Spannungsmessung von nicht potentialfreien Spannungsquellen



Anschlussschema 1

Bei Verwendung einer nicht potentialfreien Spannungsquelle (Spannungsquelle mit Verbindung zur Erde bzw. GND), muss der Eingang per Software als differentieller Analogeingang konfiguriert werden. Es darf beim Analogeingang keine Verbindung zu AGND, GND bzw. Erde hergestellt werden. Ansonsten kann es zu Ausgleichsströmen und Messfehlern kommen.

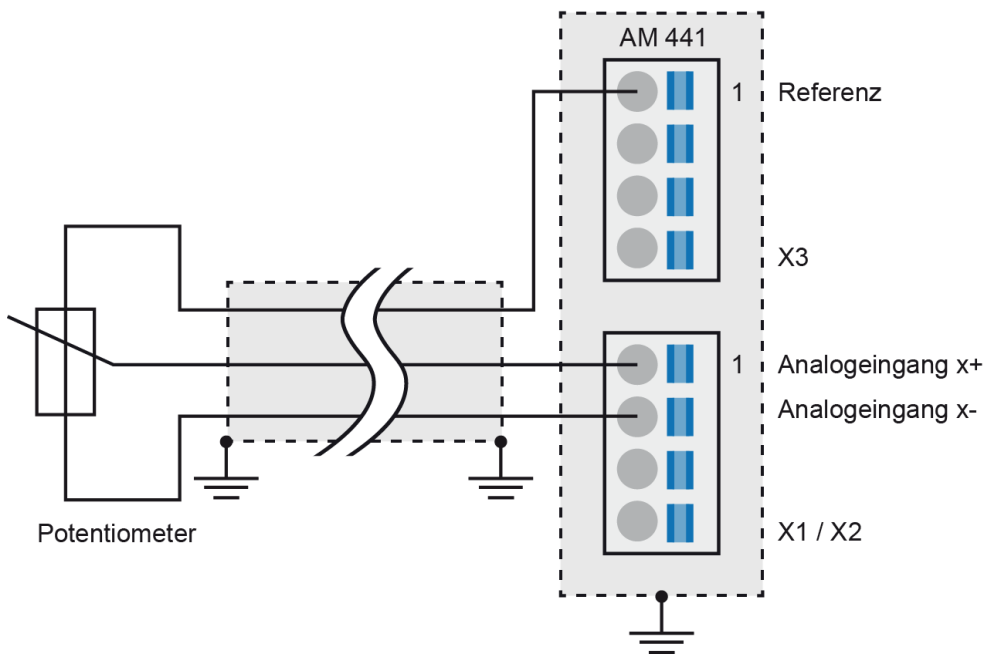
### 4.3.2 Spannungsmessung von potentialfreien Spannungsquellen



Anschlusschema 2

Bei Verwendung einer potentialfreien Spannungsquelle (Spannungsquelle ohne Verbindung zur Erde bzw. GND), muss entweder der Eingang per Software als „Eingang mit Masse-Referenz“ konfiguriert werden, sodass der Anschluss Analogeingang x- intern auf AGND geschaltet wird oder es muss der Eingang per Software als differenzieller Analogeingang konfiguriert und der Massebezug des Analogsignals extern hergestellt werden.

### 4.3.3 Spannungsmessung mit Potentiometer

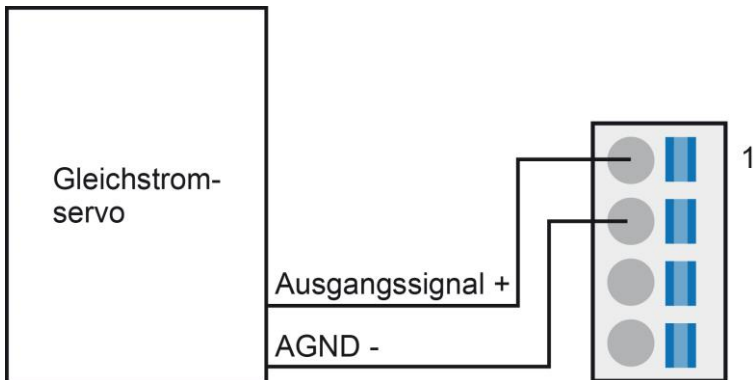


Anschlusschema 3

Die Analogeingänge können auch zum Anschluss eines Potentiometers genutzt werden. Hierbei muss der Eingang per Software als „Eingang mit Masse-Referenz“ konfiguriert werden. Dadurch wird der Anschluss Analogeingang x- intern auf AGND geschaltet. Für die Versorgung des Potentiometers ist der dafür vorgesehene Referenzanschluss zu verwenden.

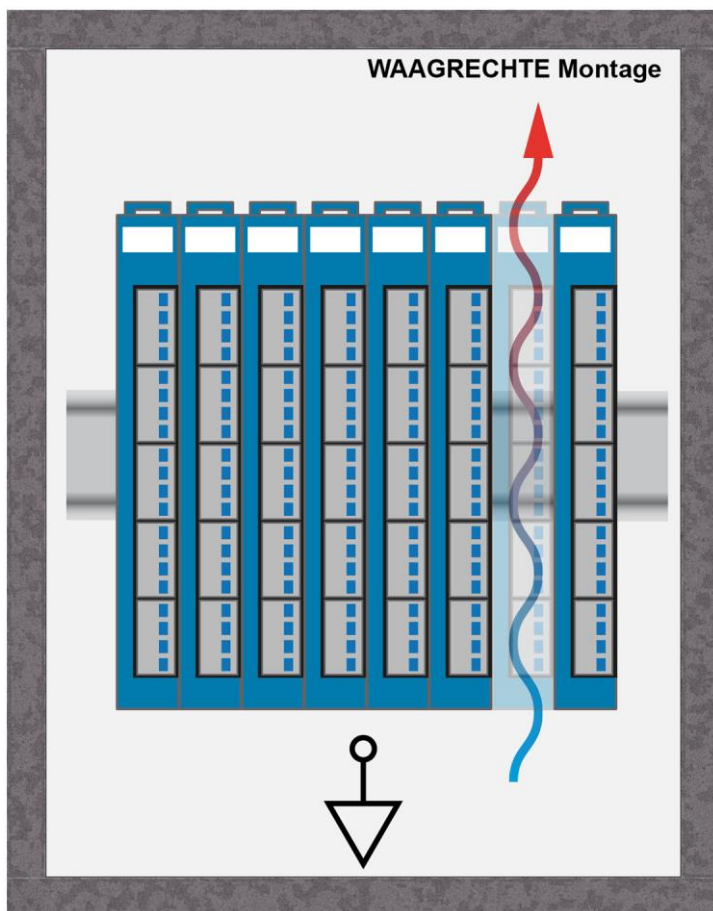
### 4.3.4 Anschluss der Analogausgänge

Anwendungsbeispiele: Achsansteuerung für Gleichstromservo, Frequenzumrichter

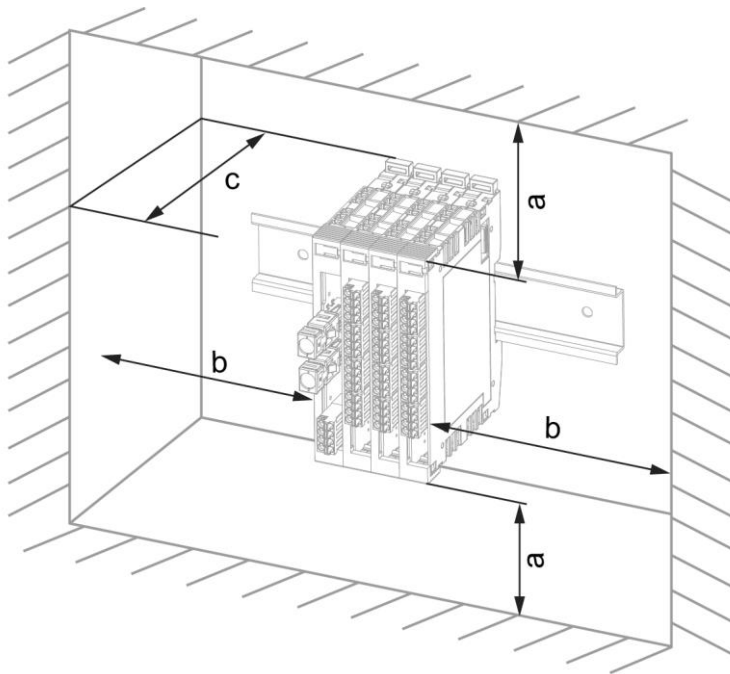


## 5 Montage

Die S-DIAS Module sind für den Einbau im Schaltschrank vorgesehen. Zur Befestigung der Module ist eine Hutschiene erforderlich. Diese Hutschiene muss eine leitfähige Verbindung zur Schaltschrankrückwand herstellen. Die einzelnen S-DIAS Module werden aneinandergereiht in die Hutschiene eingehängt und durch Schließen der Rasthaken fixiert. Über die Erdungslasche auf der Rückseite der S-DIAS Module wird die Funktionserdverbindung vom Modul zur Hutschiene ausgeführt. Es ist nur die waagrechte Einbaulage (Modulbezeichnung oben) mit ausreichend Abstand der Lüftungsschlitze des S-DIAS Modulblocks zu umgebenden Komponenten bzw. der Schaltschrankwand zulässig. Das ist erforderlich, um die optimale Kühlung und Luftzirkulation zu erreichen, sodass die Funktionalität bis zur maximalen Betriebstemperatur gewährleistet ist.



Empfohlene Minimalabstände der S-DIAS Module zu umgebenden Komponenten bzw. der Schaltschrankwand:



<b>a</b>	<b>b</b>	<b>c</b>
<b>30 mm (1.18")</b>	<b>30 mm (1.18")</b>	<b>100 mm (3.94")</b>

a, b, c ... Abstände in mm (inch)

## 6 Erweiterte Timing-Modi (FW-Version $\geq$ 02.00)

Das AM 441 kann die analogen Eingänge entweder im Geschwindigkeitsmodus (höchst-mögliche Abtastrate) oder im Time-Offset-Modus (Messung findet nur einmal pro Zyklus statt, dafür zum definierten Zeitpunkt) betreiben. Dies kann über das Bit 3 im Info-Byte der Konfigurations-Daten (Adresse 0x0104) konfiguriert werden.

Die analogen Ausgänge hingegen werden immer im Time-Offset-Modus bedient. Standardmäßig werden hierfür allerdings vordefinierte Time-Offsets (am Zyklusbeginn) verwendet. Durch das Setzen von Bit 4 im Info-Byte der Konfigurations-Daten (Adresse 0x0104) können die Time-Offsets auch für die Analogausgänge von der HW-Klasse vorgegeben werden.

Dabei ist zu beachten, dass die Time-Offsets der Analogausgänge nur dann exakt eingehalten werden können, wenn auch die analogen Eingänge im gleichen Betriebsmodus bedient werden, denn diese sind den analogen Ausgängen übergeordnet. Sollten die Analogeingänge im Geschwindigkeitsmodus betrieben werden, so kann der tatsächliche Zeitpunkt der definierten Analogwertausgabe bis zu 200 $\mu$ s abweichen.

### 6.1 Geschwindigkeitsmodus

Der Geschwindigkeitsmodus ist nur für die Analogeingänge vorhanden. In diesem Modus werden die Analogeingänge so schnell wie möglich abgetastet und gefiltert um die höchstmögliche Samplerate zu erreichen. Es ist nicht möglich, den Zeitpunkt der einzelnen Messungen festzulegen, da kontinuierlich und somit mehrmals pro S-DIAS Zyklus gemessen wird.

Die Ansteuerung der Analogausgänge erfolgt in den freien Zeitbereichen zwischen dem Messen der Analogeingänge. Dadurch wird eine konstante Samplerate gewährleistet.

### 6.2 Time-Offset-Modus

Der Time-Offset-Modus wird grundsätzlich für die Analogausgänge benutzt, da diese nur einmal pro S-DIAS-Zyklus geschrieben werden müssen. Er ist allerdings auch für die Analogeingänge verfügbar (dazu muss das entsprechende Bit im Info-Byte der Konfigurationsdaten gesetzt werden).

Im Time-Offset-Modus werden die analogen Ein- und Ausgänge (je nach Konfiguration beide oder nur die Ausgänge) nur einmal pro Zyklus (die Dauer eines Zyklus entspricht der S-DIAS-Zykluszeit) gemessen/ausgegeben. Dabei kann der Mess- bzw. Ausgabezeitpunkt als Offset zum S-DIAS-Sync (Zyklus-Startzeitpunkt) in  $\mu$ s angegeben werden.

Die Zeitpunkte für die Analogeingänge werden dabei direkt von der HW-Klasse vorgegeben (in den zyklischen Daten zur Firmware, pro Kanal ist ein Time-Offset einstellbar).

Bei den Analogausgängen werden standardmäßig vordefinierte Time-Offsets benutzt, welche so konfiguriert sind, dass sie dem frühestmöglichen Zeitpunkt entsprechen.

Wenn jedoch das Bit 4 im Info-Byte der Konfigurations-Daten (Adresse 0x0104) gesetzt ist, werden die in den zyklischen Daten von der HW-Klasse gelieferten Time-Offsets benutzt. Hier ist darauf zu achten, dass Abweichungen auftreten können, wenn die Analogeingänge im Geschwindigkeitsmodus betrieben werden.

Die einstellbaren Werte (Time-Offsets) unterliegen folgenden Einschränkungen:

- **Minimaler Time-Offset Wert:** Da die Firmware direkt nach dem S-DIAS-Sync noch die eingehenden zyklischen Daten verarbeiten muss, können nur Offset-Werte ab **130 $\mu$ s** verwendet werden.
- **Maximaler Time-Offset Wert:** Da am Ende eines S-DIAS-Zyklus noch zyklische Daten zur HW-Klasse geschrieben werden müssen, können nur Offset-Werte bis maximal **Zykluszeit abzüglich 160 $\mu$ s** verwendet werden.
- **Abstand zwischen den Time-Offsets:** Da es nicht möglich ist, mehrere Analogeingänge gleichzeitig zu messen bzw. mehrere Analogeingänge gleichzeitig zu setzen, müssen die Abstände mindestens **20 $\mu$ s** betragen
- **Korrektur innerhalb der Firmware:** Wenn Offset-Werte eingestellt werden, die außerhalb der Grenzen liegen oder zu nahe beieinanderliegen, werden diese von der Firmware, wenn möglich, korrigiert (verschoben). Um der HW-Klasse die Korrektur bzw. die fehlerhaften Werte zu signalisieren, wird das entsprechende Status-Bit (Bit 7 bzw. Bit 8 in den zyklischen Daten zur HW-Klasse auf Adresse 0x000A) gesetzt.



## 7 Adressierung

### 7.1 Firmware – HW-Klassen-Adressierung (FW-Version 01.00 – 01.20)

Die hier angegebene Adresszuordnung betrifft die FW-Versionen 01.00, 01.10 und 01.20. Für FW-Version  $\geq 02.00$  siehe [7.2](#).

Adresse (hex)	Größe (Byte)	Zugriffstyp	Beschreibung
<b>0000</b>	<b>128</b>	<b>w</b>	<b>Zyklische Daten zur Firmware</b>
0000	2	w	Analogausgang 1
0002	2	w	Analogausgang 2
0004	2	w	Analogausgang 3
0006	2	w	Analogausgang 4
<b>0080</b>	<b>128</b>	<b>r</b>	<b>Zyklische Daten zur HW-Klasse</b>
0080	2	r	Status Bit 0 24V DC nicht OK Bit 1 nicht synchronisiert Bit 2 FLASH-Abgleichdaten CRC Fehler Bit 3 RAM-Abgleichdaten CRC Fehler Bit 4 ungültige Abgleichdaten Bit 5-15 reserviert
0082	2	r	Analogeingang 1
0084	2	r	Analogeingang 2
0086	2	r	Analogeingang 3
0088	2	r	Analogeingang 4
008A	2	r	Kabelbrucherkennung Bit 0 Kabelbruch AI1 Bit 1 Kabelbruch AI2 Bit 2 Kabelbruch AI3 Bit 3 Kabelbruch AI4 Modul-Status Bit 4 Referenz-Spannung 0 ... Referenz-Spannung in Ordnung 1 ... Referenz-Spannung zu niedrig Bit 5 AI Überlastung (mindestens 1 Analog-Eingang ist überlastet) Bit 6-15 reserviert

0100	128	w	Konfigurationsdaten zur Firmware
0100	2	w	CRC16 über die gesamten Konfigurations-Daten
0102	2	w	Länge der Konfigurations-Daten
0104	1	w	Info (Special-Purpose bzw. Statusbits)  Bit 0 Rohwert-Modus 0 ... normaler Modus (Ein- und Ausgangswerte abgeglichen) 1 ... Rohwerte werden verwendet und geliefert  Bit 1-7 reserviert
0105	1	w	reserviert
0106	2	w	Konfiguration der Analogeingänge  Bit 0 Analogeingang 1 0 ... differentieller Analogeingang 1 ... Analogeingang mit Masse-Referenz  Bit 1 Analogeingang 2 0 ... differentieller Analogeingang 1 ... Analogeingang mit Masse-Referenz  Bit 2 Analogeingang 3 0 ... differentieller Analogeingang 1 ... Analogeingang mit Masse-Referenz  Bit 3 Analogeingang 4 0 ... differentieller Analogeingang 1 ... Analogeingang mit Masse-Referenz  Bit 4-15 reserviert
0108	2	w	Grenzfrequenz Tiefpassfilter in Hz Analogeingang 1 (bei einer eingestellten Grenzfrequenz von 0Hz ist das Software-Tiefpassfilter deaktiviert, es muss auf die Einhaltung des Abtast-Theorems geachtet werden)
010A	2	w	Grenzfrequenz Tiefpassfilter in Hz Analogeingang 2 (Hinweise siehe Adresse 0x0108)
010C	2	w	Grenzfrequenz Tiefpassfilter in Hz Analogeingang 3 (Hinweise siehe Adresse 0x0108)
010E	2	w	Grenzfrequenz Tiefpassfilter in Hz Analogeingang 4 (Hinweise siehe Adresse 0x0108)

0180	128	r	Konfigurationsdaten zur HW-Klasse
0180	2	r	CRC16 über die gesamten Konfigurations-Daten
0182	2	r	Länge der Konfigurations-Daten
0184	2	r	Firmware-Version

## 7.2 Firmware – HW-Klassen-Adressierung (FW-Version $\geq$ 02.00)

Die hier angegebene Adresszuordnung betrifft die FW-Versionen  $\geq$  02.00. Für ältere FW-Versionen siehe 7.1.

Adresse (hex)	Größe (Byte)	Zugriffstyp	Beschreibung
<b>0000</b>	<b>128</b>	<b>w</b>	<b>Zyklische Daten zur Firmware</b>
0000	2	w	Analogausgang 1
0002	2	w	Analogausgang 2
0004	2	w	Analogausgang 3
0006	2	w	Analogausgang 4
0008	2	w	AI 1 – Time-Offset vom Sync in $\mu$ s (die Time-Offsets werden automatisch angepasst, siehe 6.2)
000A	2	w	AI 2 – Time-Offset vom Sync in $\mu$ s (Hinweise siehe Adresse 0x0008)
000C	2	w	AI 3 – Time-Offset vom Sync in $\mu$ s (Hinweise siehe Adresse 0x0008)
000E	2	w	AI 4 – Time-Offset vom Sync in $\mu$ s (Hinweise siehe Adresse 0x0008)
0010	2	w	AO 1 – Time-Offset vom Sync in $\mu$ s (die Time-Offsets werden automatisch angepasst, siehe 6.2, wenn die Analogeingänge im Geschwindigkeits-Modus betrieben werden können die Zeitpunkte der Analogwertausgabe bis zu 200 $\mu$ s abweichen)
0012	2	w	AO 2 – Time-Offset vom Sync in $\mu$ s (Hinweise siehe Adresse 0x0010)
0014	2	w	AO 3 – Time-Offset vom Sync in $\mu$ s (Hinweise siehe Adresse 0x0010)

0016	2	w	AO 4 – Time-Offset vom Sync in $\mu$ s (Hinweise siehe Adresse 0x0010)
<b>0080</b>	<b>128</b>	<b>r</b>	<b>Zyklische Daten zur HW-Klasse</b>
0080	2	r	<p>Status</p> <p>Bit 0      24V DC nicht OK          Bit 1      nicht synchronisiert          Bit 2      FLASH-Abgleichdaten CRC Fehler          Bit 3      RAM-Abgleichdaten CRC Fehler          Bit 4      ungültige Abgleichdaten          Bit 5      S-DIAS Zykluszeit wird nicht unterstützt          Bit 6-11   reserviert</p> <p>Fehler-Informationen</p> <p>Bit 12-15 Fehler-Codes          00 ..... kein Fehler aufgetreten          01 ..... Peripherie konnte nicht initialisiert werden          02 ..... Systemtakt konnte nicht initialisiert werden          03-14 .... reserviert          15 ..... undefinierter Fehler aufgetreten</p>
0082	2	r	Analogeingang 1
0084	2	r	Analogeingang 2
0086	2	r	Analogeingang 3
0088	2	r	Analogeingang 4

008A	2	r	<p>Kabelbrucherkennung und Messbereichsüberprüfung</p> <p>Bit 0 Kabelbruch AI1 (entspricht zusätzlich AI1 Overrange wenn die neuen Features (Bit 2 im Info-Byte auf Adresse 0x0104) aktiviert sind)</p> <p>Bit 1 Kabelbruch AI2 (entspricht zusätzlich AI2 Overrange wenn die neuen Features (Bit 2 im Info-Byte auf Adresse 0x0104) aktiviert sind)</p> <p>Bit 2 Kabelbruch AI3 (entspricht zusätzlich AI3 Overrange wenn die neuen Features (Bit 2 im Info-Byte auf Adresse 0x0104) aktiviert sind)</p> <p>Bit 3 Kabelbruch AI4 (entspricht zusätzlich AI4 Overrange wenn die neuen Features (Bit 2 im Info-Byte auf Adresse 0x0104) aktiviert sind)</p> <p>Modul-Status</p> <p>Bit 4 Referenz-Spannung 0 ... Referenz-Spannung in Ordnung 1 ... Referenz-Spannung zu niedrig</p> <p>Bit 5 AI Überlastung (mindestens 1 Analog-Eingang ist überlastet)</p> <p>Bit 6 24V DC nicht OK</p> <p>Time-Offset Informationen</p> <p>Bit 7 Time-Offsets mussten korrigiert werden (Abstand wurde zu gering gewählt oder liegt außerhalb der Grenzen)</p> <p>Bit 8 Time-Offsets liegen außerhalb des erlaubten Bereichs und konnten nicht korrigiert werden (die eingestellten Time-Offsets sind ungültig oder wurden durch das Verschieben der Offsets innerhalb der Firmware ungültig)</p> <p>Erweiterte Messbereichsüberprüfung</p> <p>Bit 9 AI1 Underrange (nur wenn die neuen Features (Bit 2 im Info-Byte auf Adresse 0x0104) aktiviert sind)</p> <p>Bit 10 AI2 Underrange (nur wenn die neuen Features (Bit 2 im Info-Byte auf Adresse 0x0104) aktiviert sind)</p> <p>Bit 11 AI3 Underrange (nur wenn die neuen Features (Bit 2 im Info-Byte auf Adresse 0x0104) aktiviert sind)</p> <p>Bit 12 AI4 Underrange (nur wenn die neuen Features (Bit 2 im Info-Byte auf Adresse 0x0104) aktiviert sind)</p> <p>Bit 13-15 reserviert</p>
------	---	---	---

0100	128	w	Konfigurations-Daten zur Firmware
0100	2	w	CRC16 über die gesamten Konfigurations-Daten
0102	2	w	Länge der Konfigurations-Daten
0104	1	w	<p>Info (Special-Purpose bzw. Statusbits)</p> <p>Bit 0 Rohwert-Modus 0 ... normaler Modus (Ein- und Ausgangswerte abgeglichen) 1 ... Rohwerte werden verwendet und geliefert</p> <p>Bit 1 reserviert</p> <p>Bit 2 Erweiterte Funktionalität 0 ... Zusätzliche Features sind deaktiviert (Kompatibilität) 1 ... Zusätzliche Features sind aktiviert. Darin enthalten ist die Verwendung des Message-Counters sowie die Überprüfung auf den Messbereich bei allen Analogeingängen und die damit verbundenen Under- und OVERRANGE Bits auf Adresse 0x008A).</p> <p>Bit 3 ADC – Timing-Modus 0 ... Geschwindigkeits-Modus (der ADC wird über einen Mess-Timer so schnell wie möglich ausgelesen) 1 ... Time-Offset-Modus (die Analogeingänge werden bei den von der HW-Klasse vorgegebenen Time-Offsets abgetastet)</p> <p>Bit 4 Konfigurierbare DAC Time-Offsets 0 ... Es werden vordefinierte Offsets für die Zeitpunkte der Analogwerteausgabe benutzt (am Beginn des S-DIAS Zyklus) 1 ... Es werden die von der HW-Klasse eingestellten Time-Offsets für die Analogwerteausgabe verwendet.</p> <p>Bit 5 Volle 16 Bit Auflösung (Full-Range Modus) 0 ... Full-Range Modus ist deaktiviert (die Spannungswerte werden in einem Bereich von -10000mV bis +10000mV geliefert) 1 ... Full-Range Modus ist aktiviert (die Auflösung der Werte wird um den Faktor 3 erhöht wodurch Spannungen in einem Bereich von -30000 bis +30000 Einheiten geliefert werden, der Messbereich bleibt ident)</p> <p>Bit 6 Modulversion (zur Unterscheidung der Hardware, wird nur dann benötigt, wenn Time-Offsets verwendet werden um die nicht vorhandenen analogen Ein- und Ausgänge abzuschalten) 0 ... AM 221 1 ... AM 441</p> <p>Bit 7 reserviert</p>
0105	1	w	Message Counter (wird nur benutzt, wenn Bit 2 im Info-Byte auf Adresse 0x0104 gesetzt ist)

0106	2	w	Konfiguration der Analogeingänge Bit 0    Analogeingang 1 0 ... differentieller Analogeingang 1 ... Analogeingang mit Masse-Referenz Bit 1    Analogeingang 2 0 ... differentieller Analogeingang 1 ... Analogeingang mit Masse-Referenz Bit 2    Analogeingang 3 0 ... differentieller Analogeingang 1 ... Analogeingang mit Masse-Referenz Bit 3    Analogeingang 4 0 ... differentieller Analogeingang 1 ... Analogeingang mit Masse-Referenz Bit 4-15    reserviert
0108	2	w	Grenzfrequenz Tiefpassfilter in Hz Analogeingang 1 (bei einer eingestellten Grenzfrequenz von 0Hz ist das Software-Tiefpassfilter deaktiviert, es muss auf die Einhaltung des Abtast-Theorems geachtet werden)
010A	2	w	Grenzfrequenz Tiefpassfilter in Hz Analogeingang 2 (Hinweise siehe Adresse 0x0108)
010C	2	w	Grenzfrequenz Tiefpassfilter in Hz Analogeingang 3 (Hinweise siehe Adresse 0x0108)
010E	2	w	Grenzfrequenz Tiefpassfilter in Hz Analogeingang 4 (Hinweise siehe Adresse 0x0108)
<b>0180</b>	<b>128</b>	<b>r</b>	<b>Konfigurations-Daten zur HW-Klasse</b>
0180	2	r	CRC16 über die gesamten Konfigurations-Daten
0182	2	r	Länge der Konfigurations-Daten
0184	2	r	Firmware-Version
0186	1	r	Message Counter (wird nur benutzt, wenn Bit 2 im Info-Byte auf Adresse 0x0104 gesetzt ist)
0187	1	r	reserviert

## 8 Hardwareklasse AM441

### Hardwareklasse AM441 für das S-DIAS Analogmodul AM 441

```

SDIAS:17, AM441 (AM4411)
[S] Class State (ClassState) <-[]->
[S] Device ID (DeviceID) <-[]->
[S] FPGA Version (FPGAVersion) <-[]->
[S] Hardware Version (HwVersion) <-[]->
[S] Serial Number (SerialNo) <-[]->
[S] Retry Counter (RetryCounter) <-[]->
[O] LED Control (LEDControl) <-[]->
[S] Firmware Version (FirmwareVersion) <-[]->
+ [S] Error Status (ErrorBits) <-[]->
[S] Reference Voltage OK (RefVoltageOK) <-[]->
[S] Time Offset Error Bits (TimeOffsetErrorBits) <-[]->
----- Analog Inputs -----
[I] Analog Input 1 (AI1) <-[]->
[O] Analog Input 1 Time Offset (AI1TimeOffset) <-[]->
[I] Analog Input 2 (AI2) <-[]->
[O] Analog Input 2 Time Offset (AI2TimeOffset) <-[]->
[I] Analog Input 3 (AI3) <-[]->
[O] Analog Input 3 Time Offset (AI3TimeOffset) <-[]->
[I] Analog Input 4 (AI4) <-[]->
[O] Analog Input 4 Time Offset (AI4TimeOffset) <-[]->
[S] Range Detection (Range) <-[]->
----- Analog Outputs -----
[O] Analog Output 1 (AO1) <-[]->
[O] Analog Output 1 Time Offset (AO1TimeOffset) <-[]->
[O] Analog Output 2 (AO2) <-[]->
[O] Analog Output 2 Time Offset (AO2TimeOffset) <-[]->
[O] Analog Output 3 (AO3) <-[]->
[O] Analog Output 3 Time Offset (AO3TimeOffset) <-[]->
[O] Analog Output 4 (AO4) <-[]->
[O] Analog Output 4 Time Offset (AO4TimeOffset) <-[]->
[ ] ALARM:00, Empty

```

Diese Hardwareklasse wird zum Ansteuern des Hardwaremoduls AM 441 verwendet. Das Modul besitzt 4 analoge Eingänge ( $\pm 10$  V) und 4 analoge Ausgänge ( $\pm 10$  V). Genauere Hardwareinformationen findet man in der Moduldokumentation.



## 8.1 Allgemein

<b>Class State</b>	State	Dieser Server zeigt den aktuellen Status der Hardwareklasse an.																								
<b>Device ID</b>	State	Auf diesem Server wird die Device-ID des Hardwaremoduls angezeigt.																								
<b>FPGA Version</b>	State	FPGA-Version des Modules im Format 16#XY (z.B. 16#10 = Version 1.0).																								
<b>Hardware Version</b>	State	Hardware-Version des Modules im Format 16#XXYY (z.B. 16#0120 = Version 1.20)																								
<b>Serial Number</b>	State	Auf diesem Server wird die Seriennummer des Hardwaremoduls angezeigt.																								
<b>Retry Counter</b>	State	Dieser Server zählt hoch, wenn ein Transfer fehlschlägt.																								
<b>LED Control</b>	Output	<p>Mit diesem Server kann das Applikations-LED des S-DIAS-Moduls gesteuert werden, um das Modul im Verbund schneller finden zu können. Folgende Zustände sind möglich:</p> <table border="1"> <tr> <td>0</td> <td>LED aus</td> </tr> <tr> <td>1</td> <td>LED ein</td> </tr> <tr> <td>2</td> <td>langsam blinken</td> </tr> <tr> <td>3</td> <td>schnell blinken</td> </tr> </table>	0	LED aus	1	LED ein	2	langsam blinken	3	schnell blinken																
0	LED aus																									
1	LED ein																									
2	langsam blinken																									
3	schnell blinken																									
<b>Firmware Version</b>	State	Auf diesem Server wird die verwendete Firmware-Version des Hardwaremoduls angezeigt.																								
<b>Error Status</b>	State	<p>An diesem Server werden die Statusbits der FW angezeigt. Die jeweiligen Bits haben dabei folgende Bedeutung:</p> <table border="1"> <tr> <td>Bit 0</td> <td>Nicht definiert</td> </tr> <tr> <td>Bit 1</td> <td>Kein Sync vorhanden</td> </tr> <tr> <td>Bit 2</td> <td>Flash Data CRC Error</td> </tr> <tr> <td>Bit 3</td> <td>Ram Data CRC Error</td> </tr> <tr> <td>Bit 4</td> <td>Ungültige EEPROM Version</td> </tr> <tr> <td>Bit 16</td> <td>Kabelbruch am Eingang AI1</td> </tr> <tr> <td>Bit 17</td> <td>Kabelbruch am Eingang AI2</td> </tr> <tr> <td>Bit 18</td> <td>Kabelbruch am Eingang AI3</td> </tr> <tr> <td>Bit 19</td> <td>Kabelbruch am Eingang AI4</td> </tr> <tr> <td>Bit 20</td> <td>Referenz-Versorgungsspannung ist zu niedrig</td> </tr> <tr> <td>Bit 21</td> <td>Analog-Eingangsstrom ist zu hoch</td> </tr> <tr> <td>Bit 22</td> <td>Versorgung +24 V am S-DIAS-Bus nicht OK</td> </tr> </table>	Bit 0	Nicht definiert	Bit 1	Kein Sync vorhanden	Bit 2	Flash Data CRC Error	Bit 3	Ram Data CRC Error	Bit 4	Ungültige EEPROM Version	Bit 16	Kabelbruch am Eingang AI1	Bit 17	Kabelbruch am Eingang AI2	Bit 18	Kabelbruch am Eingang AI3	Bit 19	Kabelbruch am Eingang AI4	Bit 20	Referenz-Versorgungsspannung ist zu niedrig	Bit 21	Analog-Eingangsstrom ist zu hoch	Bit 22	Versorgung +24 V am S-DIAS-Bus nicht OK
Bit 0	Nicht definiert																									
Bit 1	Kein Sync vorhanden																									
Bit 2	Flash Data CRC Error																									
Bit 3	Ram Data CRC Error																									
Bit 4	Ungültige EEPROM Version																									
Bit 16	Kabelbruch am Eingang AI1																									
Bit 17	Kabelbruch am Eingang AI2																									
Bit 18	Kabelbruch am Eingang AI3																									
Bit 19	Kabelbruch am Eingang AI4																									
Bit 20	Referenz-Versorgungsspannung ist zu niedrig																									
Bit 21	Analog-Eingangsstrom ist zu hoch																									
Bit 22	Versorgung +24 V am S-DIAS-Bus nicht OK																									
<b>Reference Voltage OK</b>	State	Die Referenzspannung ist beim Serverwert 0 zu niedrig.																								
<b>Required</b>	Property	Dieser Client ist standardmäßig aktiviert, d.h. dieses S-DIAS-Hardwaremodul an dieser Position ist für das System zwingend erforderlich und darf keinesfalls fehlen, ausgesteckt werden oder einen Fehler liefern, ansonsten wird die gesamte Hardware abgeschaltet. Fehlt das Hardwaremodul, liefert es einen Fehler oder wird es entfernt, löst dies einen S-DIAS-Fehler aus. Wird dieser Client mit 0 initialisiert, ist dieses Hardwaremodul an der Position nicht zwingend erforderlich, d.h. es kann jederzeit an- bzw. abgesteckt werden. Es sollte aber mit Bedacht die Sicherheit des Systems ausgewählt werden, welche Komponenten „nicht required“ sein sollen.																								
<b>AI[1-4] Config</b>	Property	<table border="1"> <tr> <td>0</td> <td>AI[1-4] wird als Analogeingang verwendet (Bereich: -10 ... +10 V).</td> </tr> <tr> <td>1</td> <td>AI[1-4] wird als Analogeingang mit Masse-Referenz verwendet (Bereich: -10 ... +10 V).</td> </tr> </table>	0	AI[1-4] wird als Analogeingang verwendet (Bereich: -10 ... +10 V).	1	AI[1-4] wird als Analogeingang mit Masse-Referenz verwendet (Bereich: -10 ... +10 V).																				
0	AI[1-4] wird als Analogeingang verwendet (Bereich: -10 ... +10 V).																									
1	AI[1-4] wird als Analogeingang mit Masse-Referenz verwendet (Bereich: -10 ... +10 V).																									

AI[1-4] cut off frequency	Property	An diesem Client wird die Grenzfrequenz für den Software Tiefpassfilter eingestellt. Möglich Einstellwerte sind: <table border="1" data-bbox="403 204 1013 427"> <tr><td>0</td><td>1000 Hz</td></tr> <tr><td>1</td><td>500 Hz</td></tr> <tr><td>2</td><td>250 Hz</td></tr> <tr><td>3</td><td>100 Hz</td></tr> <tr><td>4</td><td>50 Hz</td></tr> <tr><td>5</td><td>25 Hz</td></tr> <tr><td>6</td><td>10 Hz</td></tr> </table>	0	1000 Hz	1	500 Hz	2	250 Hz	3	100 Hz	4	50 Hz	5	25 Hz	6	10 Hz
0	1000 Hz															
1	500 Hz															
2	250 Hz															
3	100 Hz															
4	50 Hz															
5	25 Hz															
6	10 Hz															
AI[1-4] minimal value	Property	Dieser Wert gibt den Minimalwert für den Kanal an. Werden am Kanal -10 V gemessen, dann wird in der Software dieser Wert ausgegeben. Über die Einstellungen an den Clients AI[1-4]_Min + AI[1-4]_Max wird der Bereich der Messwerte definiert.														
AI[1-4] maximal value	Property	Dieser Wert gibt den Maximalwert für den Kanal an. Werden am Kanal +10 V gemessen, dann wird in der Software dieser Wert ausgegeben. Über die Einstellungen an den Clients AI[1-4]_Min + AI[1-4]_Max wird der Bereich der Messwerte definiert.														
AO[1-4] minimal value	Property	Minimalwert des Ausgangs AO[1-4]. Wird dieser Wert auf den jeweiligen Kanalserver geschrieben, werden -10 V am Modul ausgegeben.														
AO[1-4] maximal value	Property	Maximalwert des Ausgangs AO[1-4]. Wird dieser Wert auf den jeweiligen Kanalserver geschrieben, werden +10 V am Modul ausgegeben.														
Analog Input [1-4]	Input	Analoger Eingang 1-4, Statusabfrage über read(). Bei offenem Eingang liefert die Hardwareklasse -2147483632.														
Analog Output [1-4]	Output	Analoger Ausgang [1-4].														

## 8.2 Kommunikations-Schnittstellen

ALARM	Downlink	Mit diesem Downlink kann die zugehörige Alarmklasse über den Hardware-Editor platziert werden.
-------	----------	--

## Änderungen der Dokumentation

Änderungsdatum	Betroffene Seite(n)	Kapitel	Vermerk
23.10.2013	5	1.6 Umgebungsbedingungen	Schwingungsfestigkeit hinzugefügt
18.12.2013	1 3 5 8 10	1.1 Spezifikation analoge Eingänge $\pm 10$ V bzw. Potentiometereingänge 0-100 % 1.4 Elektrische Anforderungen 3. Anschlussbelegung 4.1 Anschlussbeispiel	Potentiometereingänge hinzugefügt Tabelle erweitert Werte geändert und graue Hinweis-Box hinzugefügt Zeichnung geändert Anschlussbeispiel hinzugefügt
16.01.2014	3	1.1 Spezifikation analoge Eingänge $\pm 10$ V bzw. Potentiometereingänge 0-100 %	Analogmessgenauigkeit erweitert, Werte geändert
11.02.2014	7 8	3. Anschlussbelegung 3.2 Zu verwendende Steckverbinder	Zeichnung geändert Anschlussvermögen hinzugefügt
01.04.2014	5 13	1.5 Sonstiges 5 Montage	UL hinzugefügt Text aktualisiert
05.06.2014	3	1.2 Referenzgangsspezifikation	Zulässige Belastung pro Potentiometereingang hinzugefügt
30.01.2015	10	4.2 Hinweise	Merksatz bezüglich An- und Abstecken des S-DIAS Moduls unter Spannung hinzugefügt
26.03.2015	8	3.2 Zu verwendende Steckverbinder	Anschlussvermögen erweitert
08.04.2015	12-14	4.3 Anschlussvarianten	Kapitel überarbeitet
27.07.2015	4	1.2 Referenzgangsspezifikation	Zulässiger Ausgangsstrom und zulässige Belastung pro Potentiometereingang erweitert
	5	1.4 Elektrische Anforderungen	Stromaufnahme am S-DIAS-Bus (+24 V-Versorgung) geändert

29.09.2015	4, 12, 13	1.1 Spezifikation analoge Eingänge $\pm 10$ V bzw. Potentiometereingänge 0-100 %  4.3.1 Spannungsmessung von nicht potentialfreien Spannungsquellen  4.3.2 Spannungsmessung von potentialfreien Spannungsquellen	Differenzielle Eingänge angepasst
02.10.2015	6	1.5 Sonstiges	UL, cUL, CE hinzugefügt
18.02.2016	6	1.4 Elektrische Anforderungen	Grafik eingefügt
09.03.2016	4	1.1 Spezifikation analoge Eingänge $\pm 10$ V bzw. Potentiometereingänge 0-100 %	Eingangsart geändert
28.04.2016	19	5 Montage	Grafik Abstände
17.05.2016	4	1.2 Referenzgangsspezifikation	Kurzschlusschutz (1 min.) gestrichen
11.01.2017	5	1.3 Spezifikation analoge Ausgänge	Formulierung Analoggenauigkeit
27.03.2017	4	1.1 Spezifikation analoge Eingänge $\pm 10$ V bzw. Potentiometereingänge 0-100 %	Wert für die Fühlerbrucherkennung ergänzt
11.07.2017	4	1.1 Spezifikation analoge Eingänge $\pm 10$ V bzw. Potentiometereingänge 0-100 %	Angaben zum Messwert und zur Wandlungszeit korrigiert
	22-28	7 Adressierung	Mapping korrigiert (Firmware-Abhängigkeit)
19.07.2017	4	1.1 Spezifikation analoge Eingänge $\pm 10$ V bzw. Potentiometereingänge 0-100 %	Wandlungszeit ALLER Kanäle 500 $\mu$ s
	5	1.3 Spezifikation analoge Ausgänge	Refreshzeit aller Kanäle
17.08.2017	8	1.6 Umgebungsbedingungen	Verschmutzungsgrad
	11	Zu verwendende Steckverbinder	Hülsenlänge hinzugefügt Informationen bzgl. ultraschallverschweißter Litzen ergänzt
18.10.2017	12	3.3 Beschriftungsfeld	Kapitel ergänzt
	20	5 Montage	Grafik ersetzt
13.08.2020	4, 21, 23, 25	Gesamtes Dokument	FW-Version 02.00 auf FW-Version $\geq$ 02.00 angepasst
08.09.2020		8 Hardwareklasse AM441	Kapitel hinzugefügt
04.11.2020	19	5 Montage	Ergänzung Funktionserdverbindung



