

IO 011S

S-DIAS Smart Multi I/O Modul

Betriebsanleitung

Herausgeber: SIGMATEK GmbH & Co KG
A-5112 Lamprechtshausen
Tel.: +43/6274/4321
Fax: +43/6274/4321-18
Email: office@sigmatek.at
WWW.SIGMATEK-AUTOMATION.COM

Copyright © 2018
SIGMATEK GmbH & Co KG

Originalbetriebsanleitung

Alle Rechte vorbehalten. Kein Teil des Werkes darf in irgendeiner Form (Druck, Fotokopie, Mikrofilm oder in einem anderen Verfahren) ohne ausdrückliche Genehmigung reproduziert oder unter Verwendung elektronischer Systeme verarbeitet, vervielfältigt oder verbreitet werden.

Inhaltliche Änderungen behalten wir uns ohne Ankündigung vor. Die SIGMATEK GmbH & Co KG haftet nicht für technische oder drucktechnische Fehler in diesem Handbuch und übernimmt keine Haftung für Schäden, die auf die Nutzung dieses Handbuches zurückzuführen sind.

S-DIAS Smart Multi I/O Modul

IO 011S

mit 6 digitalen Eingängen

8 kurzschlussfesten digitalen Ausgängen rücklesbar

1 analogen Spannungseingang

1 analogen Stromeingang

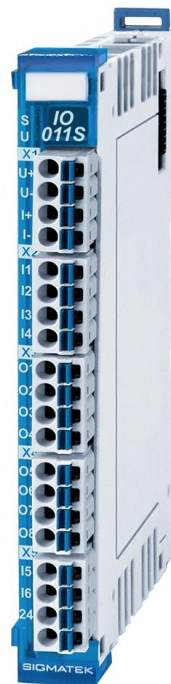
Das Modul verfügt über 6 digitale Eingänge (+24 V/3,5 mA/1 μ s) und über 8 kurzschlussfeste digitale Ausgänge rücklesbar (+24 V/0,5 A/150 μ s).

Die Digitaleingänge und die Rücklesungen der Digitalausgänge besitzen einen Latch-Modus mit dem bei steigender/fallender/beider Flanken des Eingangs bzw. der Rücklesung ein Zeitstempel in μ s bezogen auf den CPU-Zyklus generiert wird. Die digitalen Ausgänge besitzen einen Time-Trigger-Modus mit dem die Ausgänge zu einem bestimmten Zeitoffset in μ s, bezogen auf den CPU-Zyklus, gesetzt werden können.

Die Versorgungsspannung für die digitalen Ausgänge wird auf Unterspannung überwacht.

Des Weiteren verfügt das Modul über einen analogen ± 10 V/16 Bit/100 kHz Spannungseingang und einen analogen 0-20 mA/16 Bit/1 kHz Stromeingang.

Die Analogeingänge besitzen einen Latch-Modus mit dem bei steigender/fallender/beider Flanken bei Überschreiten/Unterschreiten einer konfigurierbaren Spannungs-/Stromschwelle des Analogeingangs ein Zeitstempel in μ s, bezogen auf den Zeitstempel der CPU, generiert wird. Weiters besitzen die Analogeingänge einen Time-Trigger-Modus mit dem die Eingänge zu einem bestimmten Zeitoffset in μ s, bezogen auf den CPU-Zyklus, eingelesen werden können.



Inhaltsverzeichnis

1	Einleitung	7
1.1	Zielgruppe/Zweck dieser Betriebsanleitung	7
1.2	Wichtige und referenzierende Dokumentationen.....	7
1.3	Lieferumfang	7
2	Grundlegende Sicherheitshinweise	8
2.1	Verwendete Symbole.....	8
2.2	Haftungsausschluss.....	9
2.3	Allgemeine Sicherheitshinweise	10
2.4	Software/Schulung	11
3	Normen und Richtlinien	12
3.1	Richtlinien.....	12
3.1.1	EU-Konformitätserklärung.....	12
4	Typenschild	13
5	Technische Daten	14
5.1	Spezifikation digitale Eingänge.....	14
5.2	Spezifikation digitale Ausgänge rücklesbar	15
5.3	Spannungsüberwachung	15
5.4	Spezifikation analoger ± 10 V-Eingang.....	16
5.5	Spezifikation analoger Stromeingang	17
5.6	Elektrische Anforderungen.....	18
5.7	Sonstiges.....	20

5.8	Umgebungsbedingungen	20
5.9	S-DIAS Protokollversion	20
6	Mechanische Abmessungen	21
7	Anschlussbelegung	22
7.1	Status LEDs.....	23
7.2	Zu verwendende Steckverbinder	23
7.3	Beschriftungsfeld	24
8	Verdrahtung	25
8.1	Anschlussbeispiel	25
8.2	Hinweise bezüglich digitaler Eingänge	26
8.3	Hinweise bezüglich digitaler Ausgänge	26
8.3.1	Anschluss induktiver Lasten.....	26
8.4	Hinweise bezüglich analoger Eingänge	27
8.5	Anschluss der Signalquelle	28
8.6	Anschluss eines 2-Leiter Sensors	29
8.7	Anschluss eines 3-Leiter Sensors	29
9	Montage/Installation.....	30
9.1	Lieferumfang prüfen.....	30
9.2	Einbau	31
10	Transport/Lagerung	33
11	Aufbewahrung	33

- 12 Instandhaltung34**
 - 12.1 Wartung 34**
 - 12.2 Reparaturen..... 34**
- 13 Entsorgung.....34**
- 14 Betriebsmodi der digitalen Eingänge/Ausgangsrücklesung35**
 - 14.1 Standard-Modus 35**
 - 14.2 Latch-Modus..... 35**
- 15 Betriebsmodi der digitalen Ausgänge36**
 - 15.1 Standard-Modus 36**
 - 15.2 Time-Trigger-Modus 36**
- 16 Betriebsmodi der analogen Eingänge.....37**
 - 16.1 Standard-Modus 37**
 - 16.2 Time-Trigger-Modus 37**
 - 16.3 Latch-Modus..... 38**
 - 16.3.1 Hinweise 38**
- 17 Synchronisation mit der Master-CPU.....39**
 - 17.1 SDSI ist größer/gleich der minimalen IZZ 39**
 - 17.2 SDSI ist kleiner als die minimale IZZ 39**
- 18 Adressierung.....40**
 - 18.1 FPGA - HW-Klassen-Adressierung 40**

18.2	Firmware - HW-Klassen-Adressierung	43
19	Unterstützte Zykluszeiten	50
19.1	Zykluszeiten unterhalb von 1 ms (in μ s)	50
19.2	Zykluszeiten größer gleich 1 ms (in ms)	50
20	Hardwareklasse IO011S	51
20.1	Schnittstellen	52
20.1.1	Allgemein	52
20.1.2	Digitale Ein- und Ausgänge	53
20.1.3	Analoge Eingänge	53
20.1.4	Kommunikations-Schnittstellen	54
20.2	Time Trigger - Modus	55
20.3	Latch - Modus	55
20.4	Hardwarezeit	56
20.4.1	GetHWTimestamp	59
20.4.2	GetTimeTriggerMinOffset	59
20.5	Globale Methoden	60
20.5.1	DigitalOut_ConfigTimeTrigger	60
20.5.2	DigitalOut_SetTimeTrigger	61
20.5.3	DigitalIn_ConfigLatch	62
20.5.4	DigitalIn_GetValues	63
20.5.5	AnalogIn_ConfigTimeTrigger	64
20.5.6	AnalogIn_ConfigLatch	65
20.5.7	AnalogIn_SetTimeTrigger	67
20.5.8	AnalogIn_GetValues	68

20.6 Zeitliches Verhalten..... 71

20.6.1 Analoge Werte 71

20.6.2 Digitale Werte 71

1 Einleitung

1.1 Zielgruppe/Zweck dieser Betriebsanleitung

Diese Betriebsanleitung enthält alle Informationen, die Sie für den Betrieb des Produktes benötigen.

Diese Betriebsanleitung richtet sich an:

- Projektplaner
- Monteure
- Inbetriebnahmetechniker
- Maschinenbediener
- Instandhalter/Prüftechniker

Es werden allgemeine Kenntnisse auf dem Gebiet der Automatisierungstechnik vorausgesetzt.

Sie erhalten weitere Hilfe sowie Informationen zu Schulungen und passendem Zubehör auf unserer Website www.sigmathek-automation.com.

Bei Fragen steht Ihnen natürlich auch gerne unser Support-Team zur Verfügung. Notfalltelefon sowie Geschäftszeiten entnehmen Sie bitte unserer Website.

1.2 Wichtige und referenzierende Dokumentationen

Dieses und weitere Dokumente können Sie über unsere Website bzw. über den Support beziehen.

1.3 Lieferumfang

1x IO 011S

2 Grundlegende Sicherheitshinweise

2.1 Verwendete Symbole

Für die in den einschlägigen Anwenderdokumentationen verwendeten Warn-, Gefahren- und Informationshinweise werden folgende Symbole verwendet:



GEFAHR

Gefahr bedeutet, dass der Tod oder schwere Verletzungen **eintreten**, wenn die angegebenen Maßnahmen nicht getroffen werden.

⇒ Beachten Sie alle Hinweise, um Tod oder schwere Verletzungen zu vermeiden



WARNUNG

Warnung bedeutet, dass der Tod oder schwere Verletzungen eintreten **können**, wenn die angegebenen Maßnahmen nicht getroffen werden.

⇒ Beachten Sie alle Hinweise, um Tod oder schwere Verletzungen zu vermeiden



VORSICHT

Vorsicht bedeutet, dass mittelschwere bis leichte Verletzungen eintreten **können**, wenn die angegebenen Maßnahmen nicht getroffen werden.

⇒ Beachten Sie alle Hinweise, um mittelschwere bis leichte Verletzungen zu vermeiden.



INFORMATION

Information

⇒ Liefert wichtige Hinweise über das Produkt, die Handhabung oder relevante Teile der Dokumentation, auf welche besonders aufmerksam gemacht werden soll.

2.2 Haftungsausschluss

INFORMATION



Der Inhalt dieser Betriebsanleitung wurde mit äußerster Sorgfalt erstellt. Dennoch können Abweichungen nicht ausgeschlossen werden. Diese Betriebsanleitung wird regelmäßig überprüft und notwendige Korrekturen in die nachfolgenden Ausgaben eingearbeitet. Der Maschinenhersteller ist für den sachgemäßen Einbau sowie die Gerätekonfiguration verantwortlich. Der Maschinenbediener ist für einen sicheren Umgang sowie die sachgemäße Bedienung verantwortlich.

Die aktuelle Betriebsanleitung ist auf unserer Website zu finden. Kontaktieren Sie ggf. unseren Support.

Technische Änderungen, die der Verbesserung der Geräte dienen, sind vorbehalten. Die vorliegende Betriebsanleitung stellt eine reine Produktbeschreibung dar. Es handelt sich um keine zugesicherten Eigenschaften im Sinne des Gewährleistungsrechts.

Bitte lesen Sie vor jeder Handhabung eines Produktes die dazu gehörigen Dokumente und diese Betriebsanleitung gründlich durch.

Für Schäden, die aufgrund einer Nichtbeachtung dieser Anleitungen oder der jeweiligen Vorschriften entstehen, übernimmt die Fa. SIGMATEK GmbH & Co KG keine Haftung.

2.3 Allgemeine Sicherheitshinweise

Beachten Sie unbedingt die Sicherheitshinweise in den anderen Abschnitten dieser Betriebsanleitung. Diese Hinweise sind optisch durch Symbole besonders hervorgehoben.



INFORMATION

Laut EU-Richtlinien ist die Betriebsanleitung Bestandteil eines Produktes.

Bewahren Sie daher diese Betriebsanleitung stets griffbereit in der Nähe der Maschine auf, da sie wichtige Hinweise enthält.

Geben Sie diese Betriebsanleitung bei Verkauf, Veräußerung oder Verleih des Produktes weiter, bzw. weisen Sie auf deren Online-Verfügbarkeit hin.

Im Hinblick auf die mit der Nutzung der Maschine verbundenen Sicherheits- und Gesundheitsschutzanforderungen muss der Hersteller, bevor eine Inverkehrbringung einer Maschine erfolgt, eine Risikobeurteilung gemäß Maschinenrichtlinie 2006/42/EG durchführen.

Betreiben Sie das Gerät nur mit von SIGMATEK dafür freigegebenen Geräten und Zubehör.



VORSICHT

Behandeln Sie das Gerät mit Sorgfalt und lassen Sie es nicht fallen.

Fremdkörper und Flüssigkeiten dürfen nicht ins Geräteinnere gelangen.

Das Gerät darf nicht geöffnet werden!

Bei nicht bestimmungsgemäßer Funktion oder bei Beschädigungen, die Gefährdungen hervorrufen können, ist das Gerät zu ersetzen!

Das Gerät entspricht der EN 61131-2.

In Kombination mit einer Anlage sind vom Systemintegrator die Anforderungen der Norm EN 60204-1 einzuhalten.

Achten Sie zu Ihrer eigenen Sicherheit und zur Sicherheit anderer auf die Einhaltung der Umweltbedingungen.

2.4 Software/Schulung

Die Applikation wird mit der Software LASAL CLASS 2 und LASAL SCREEN Editor erstellt.

Es werden Schulungen für die LASAL-Entwicklungsumgebung angeboten, mit der Sie das Produkt konfigurieren können. Informationen über Schulungstermine finden Sie auf unserer Website.

3 Normen und Richtlinien

3.1 Richtlinien

Das Produkt wurde in Übereinstimmung mit den Richtlinien der Europäischen Union konstruiert und auf Konformität geprüft.

3.1.1 EU-Konformitätserklärung



EU-Konformitätserklärung

Das Produkt IO 011S ist konform mit folgenden europäischen Richtlinien:

- **2014/35/EU** Niederspannungsrichtlinie
- **2014/30/EU** Elektromagnetische Verträglichkeit (EMV-Richtlinie)
- **2011/65/EU** „Beschränkung der Verwendung bestimmter gefährlicher Stoffe in Elektro- und Elektronikgeräten (RoHS-Richtlinie)

Die EU-Konformitätserklärungen werden auf der SIGMATEK-Homepage zur Verfügung gestellt. Siehe Produkte/Downloads, oder mit Hilfe der Suchfunktion und Stichwort „EU-Konformitätserklärung“.

4 Typenschild

	HW: X.XX	
	SW: XX.XX.XXX	
	Safety Version: SXX.XX.XX	
Serial No.	SIGMATEK GMBH & CO KG Sigmatekstrasse 1 A-5112 LAMPRECHTSHAUSEN	
Article Number	Product Name	Short Name

Exemplary nameplate (symbol image)

	HW: 1.00	
	SW: 01.00.000	
	Safety Version: S01.00.00	
12345678	SIGMATEK GMBH & CO KG Sigmatekstrasse 1 A-5112 LAMPRECHTSHAUSEN	
12-246-133-3	Handbediengerät Wireless HGW 1033-3	

HW: Hardwareversion

SW: Softwareversion

5 Technische Daten

5.1 Spezifikation digitale Eingänge

Anzahl	6	
Eingangsspannung	typisch +24 V	maximal +30 V
Signalpegel	low: < +8 V	high: > +14 V
Schaltswelle	typisch +11 V	
Eingangsstrom	3,7 mA bei +24 V	
Latch-Modus Zeitstempel	0 bis (32767 - Buszykluszeit) in 1 µs Schritten	
Eingangsverzögerung	typisch 1 µs	

5.2 Spezifikation digitale Ausgänge rücklesbar

Anzahl	8	
Kurzschlussfest	ja	
Maximal zulässiger Dauerlaststrom / Kanal	0,5 A	
Maximaler Summenstrom (alle 8 Ausgänge)	4 A (100 % Einschaltdauer)	
Maximale Abschaltenergie der Ausgänge (induktive Last)	maximal 1 Joule/Kanal	
Reststrom Ausgang (ausgeschaltet)	$\leq 10 \mu\text{A}$	
Einschaltverzögerung Hardware ⁽¹⁾	$< 100 \mu\text{s}$	
Abschaltverzögerung Hardware ⁽¹⁾	$< 150 \mu\text{s}$	
Time-Trigger-Modus Zeitoffset	0 bis (32767 - Buszykluszeit) in 1 μs Schritten	
Rücklese-Signalpegel	low: $< +8 \text{ V}$	high: $> +14 \text{ V}$
Eingangsverzögerung	typisch 1 μs	
Latch-Modus Zeitstempel	0 bis (32767 - Buszykluszeit) in 1 μs Schritten	
Maximal zulässige Spannung am digitalen Ausgang im ausgeschalteten Zustand	Eine von extern angelegte Spannung am digitalen Ausgangspin darf die Spannung am Versorgungspin (24 V) nicht mehr als 0,7 V übersteigen.	

- ⁽¹⁾ Es handelt sich um Maximalangaben für die Einschaltverzögerung (Ausgangsspannung auf über 90% der Versorgungsspannung angestiegen) und die Abschaltverzögerung (Ausgangsspannung auf unter 10% der Versorgungsspannung abgefallen) bei 24 V, 0,5 A ohmscher Last und 25 °C Umgebungstemperatur. Die tatsächliche Einschaltverzögerung bzw. die tatsächliche Abschaltverzögerung ist versorgungsspannungsabhängig, lastabhängig und temperaturabhängig. Weiters können die Zeiten aufgrund von Bauteiltoleranzen von Baugruppe zu Baugruppe variieren.

5.3 Spannungsüberwachung

Versorgungsspannung +24 V	Versorgungsspannung $> 18 \text{ V}$ (DC OK-LED leuchtet grün)
---------------------------	--

5.4 Spezifikation analoger ± 10 V-Eingang

Anzahl der Kanäle	1	
Messbereich	-10 ... +10 V	0 ... +10 V
Messwert	-30.000 ... +30.000	0 ... +30.000
	bei offenem Eingang liefert die Firmware den positiven Maximalwert und ein Status-Bit zur Signalisierung des Kabelbruchs (HW-Klasse zeigt dadurch den Wert -2147483632 an)	
Eingangsart	Differenzeingang	
Auflösung	16 Bit (ca. 0,3 mV/LSB)	
Wandlungszeit pro Kanal	Standard-Modus: 10 μ s (Stromeingang deaktiviert) Standard-Modus: 20 μ s (Stromeingang aktiviert) Time-Trigger-Modus: 15 μ s (Stromeingang de-/aktiviert) Latch-Modus: 10 μ s (Stromeingang deaktiviert, 1-4 Latchregister aktiviert) Latch-Modus: 20 μ s (Stromeingang deaktiviert, 5-8 Latchregister aktiviert) Latch-Modus: 20 μ s (Stromeingang aktiviert, 1-8 Latchregister aktiviert)	
Minimale Buszykluszeit für PDO Datenaustausch	1 ms	
Latch-Modus Vorgabewert obere und untere Schwelle	-30.000 ... +30.000	0 ... +30.000
Latch-Modus Zeitstempel	0 bis (32767 - Buszykluszeit) in 1 μ s Schritten	
Time-Trigger-Modus Zeitoffset	0 bis (32767 - Buszykluszeit) in 1 μ s Schritten	
Gleichtaktbereich	± 12 V	
Eingangswiderstand	typisch 660 k Ω	
Kabelbruchüberwachung	ja	
Eingangsfiler Hardware	typisch 100 kHz, Tiefpass 3. Ordnung	
Eingangsfiler Software	konfigurierbar, Tiefpass 1. Ordnung (nur im Standard-Modus)	
Rauschen	± 8 d (ohne Softwarefilter)	
Grundgenauigkeit inkl. Abgleichfehler, Linearität und Rauschen bei 25 °C	$\pm 0,20$ % vom maximalen Messwert	
Temperaturdrift 0-60 °C	$\pm 0,10$ % vom maximalen Messwert	
Gesamtgenauigkeit (0-60 °C)	$\pm 0,30$ % vom maximalen Messwert	

5.5 Spezifikation analoger Stromeingang

Anzahl der Kanäle	1	
Messbereich	0-20 mA	4-20 mA
Messwert	0-60.000	12.000-60.000
		bei offenem Eingang liefert die Firmware den positiven Maximalwert und ein Status-Bit zur Signalisierung des Kabelbruchs (HW-Klasse zeigt dadurch den Wert -2147483632 an)
Eingangsart	Differenzeingang	
Auflösung	16 Bit (ca. 0,3 μ A/LSB)	
Wandlungszeit pro Kanal	Standard-Modus: 10 μ s (Spg.-eingang deaktiviert) Standard-Modus: 20 μ s (Spg.-eingang aktiviert) Time-Trigger-Modus: 15 μ s (Spg.-eingang de-/aktiviert) Latch-Modus: 10 μ s (Spg.-eingang deaktiviert, 1-4 Latchregister aktiviert) Latch-Modus: 20 μ s (Spg.-eingang deaktiviert, 5-8 Latchregister aktiviert) Latch-Modus: 20 μ s (Spg.-eingang aktiviert, 1-8 Latchregister aktiviert)	
Minimale Buszykluszeit für PDO Datenaustausch	1 ms	
Latch-Modus Vorgabewert obere und untere Schwelle	0-60.000	12.000-60.000
Latch-Modus Zeitstempel	0 bis (32767 - Buszykluszeit) in 1 μ s Schritten	
Time-Trigger-Modus Zeitoffset	0 bis (32767 - Buszykluszeit) in 1 μ s Schritten	
Gleichtaktbereich	± 10 V	
Eingangswiderstand	typisch 50 Ω	
Kabelbruchüberwachung	nein	ja, softwareseitig einstellbar zwischen 0-4 mA (Default: 3 mA)
Kurzschlussüberwachung	nein	ja, softwareseitig einstellbar zwischen 0-4 mA (Default: 3 mA)
Eingangsfilter Hardware	typisch 1 kHz, Tiefpass 3. Ordnung	
Eingangsfilter Software	konfigurierbar, Tiefpass 1. Ordnung (nur im Standard-Modus)	
Rauschen	± 7 d (ohne Softwarefilter)	
Grundgenauigkeit inkl. Abgleichfehler, Linearität und Rauschen bei 25 °C	$\pm 0,30$ % vom maximalen Messwert	
Temperaturdrift 0-60 °C	$\pm 0,20$ % vom maximalen Messwert	

Gesamtgenauigkeit (0-60 °C)	±0,50 % vom maximalen Messwert
-----------------------------	--------------------------------

5.6 Elektrische Anforderungen

Versorgungsspannung +24 V	18-30 V DC ⁽¹⁾	
Stromaufnahme Versorgungsspannung +24 V	entspricht der Last der digitalen Ausgänge	
Versorgung vom S-DIAS-Bus	+5 V	
Stromaufnahme am S-DIAS-Bus (+5 V-Versorgung)	typisch 70 mA	maximal 75 mA
Versorgung vom S-DIAS-Bus	+24 V	
Stromaufnahme am S-DIAS-Bus (+24 V-Versorgung)	typisch 20 mA	maximal 25 mA
UL-Standard	für UL ⁽¹⁾ ; muss mit SELV/PELV und Limited Energy versorgt werden	

⁽¹⁾ In den USA gemäß Class 2 UL 508 für den Einsatz mit der Versorgung durch eine(n) Class 2-Transformator oder -Energiequelle vorgesehen. Der Sekundärkreis ist nach den Anforderungen der UL 508, Abschnitt 63.29 in Ausnahme Nr. 1 des Abschnitts 32.4.4 oder 32.5.1 bewertet. Die Isolationsquelle und die Bemessungsdaten der Überstromschutzvorrichtung erfordern eine Installation mit begrenzter Spannung / Strom.

INFORMATION

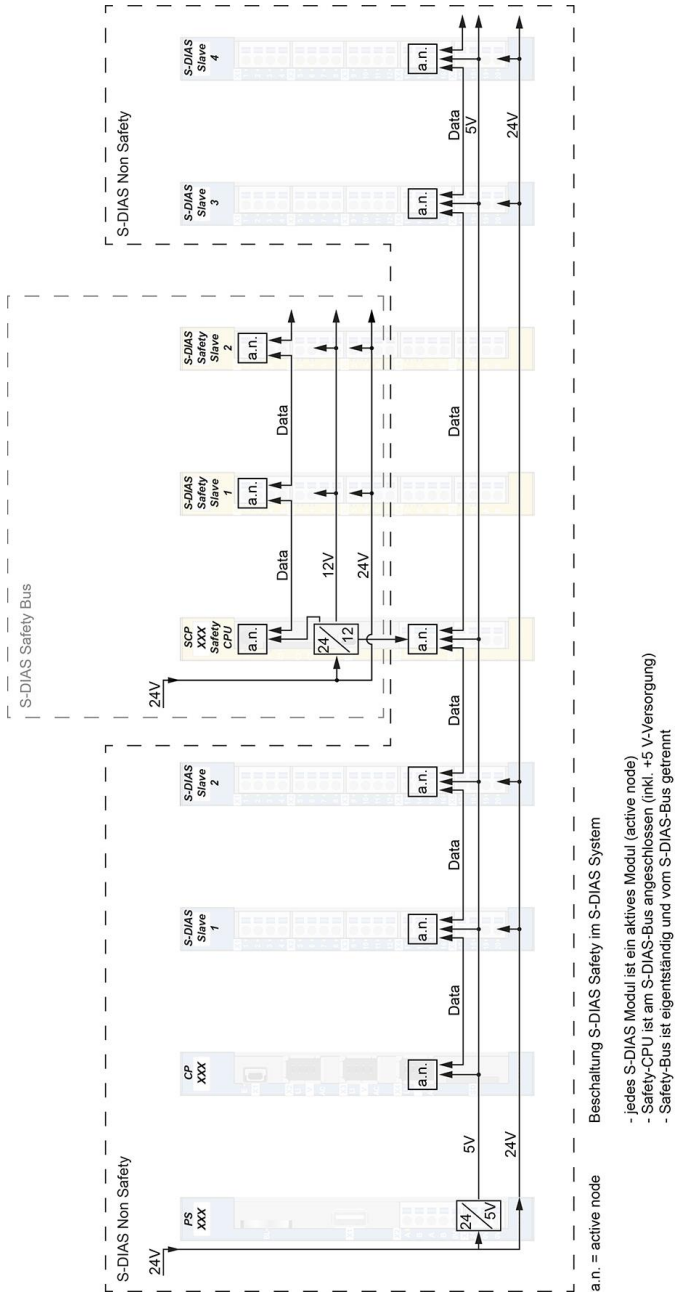


Wird dieses S-DIAS Modul an einem S-DIAS Versorgungsmodul mit mehreren S-DIAS Modulen eingesetzt, müssen die Summenströme der verwendeten S-DIAS Module ermittelt und überprüft werden.

Der Summenstrom der +24 V-Versorgung darf 1,6 A nicht überschreiten!

Der Summenstrom der +5 V-Versorgung darf 1,6 A nicht überschreiten!

Die Angabe der Stromaufnahme findet man in der modulspezifischen technischen Dokumentation unter „Elektrische Anforderungen“.



5.7 Sonstiges

Artikelnummer	20-013-011S
Normung	UL 508 (E247993) in Vorbereitung
Approbationen	cUL, CE, UKCA

5.8 Umgebungsbedingungen

Lagertemperatur	-20 ... +85 °C	
Umgebungstemperatur	0 ... +60 °C	
Luftfeuchtigkeit	0-95 %, nicht kondensierend	
Aufstellhöhe über Meereshöhe	0-2000 m ohne Derating > 2000 m bis maximal 5000 m mit Derating der maximalen Umgebungstemperatur um 0,5 °C pro 100 m	
Betriebsbedingungen	Verschmutzungsgrad 2	
EMV-Störfestigkeit	nach EN 61000-6-2 (Industriebereich)	
EMV-Störaussendung	nach EN 61000-6-4 (Industriebereich)	
Schwingungsfestigkeit	EN 60068-2-6	3,5 mm von 5-8,4 Hz 1 g von 8,4-150 Hz
Schockfestigkeit	EN 60068-2-27	15 g
Schutzart	EN 60529	IP20

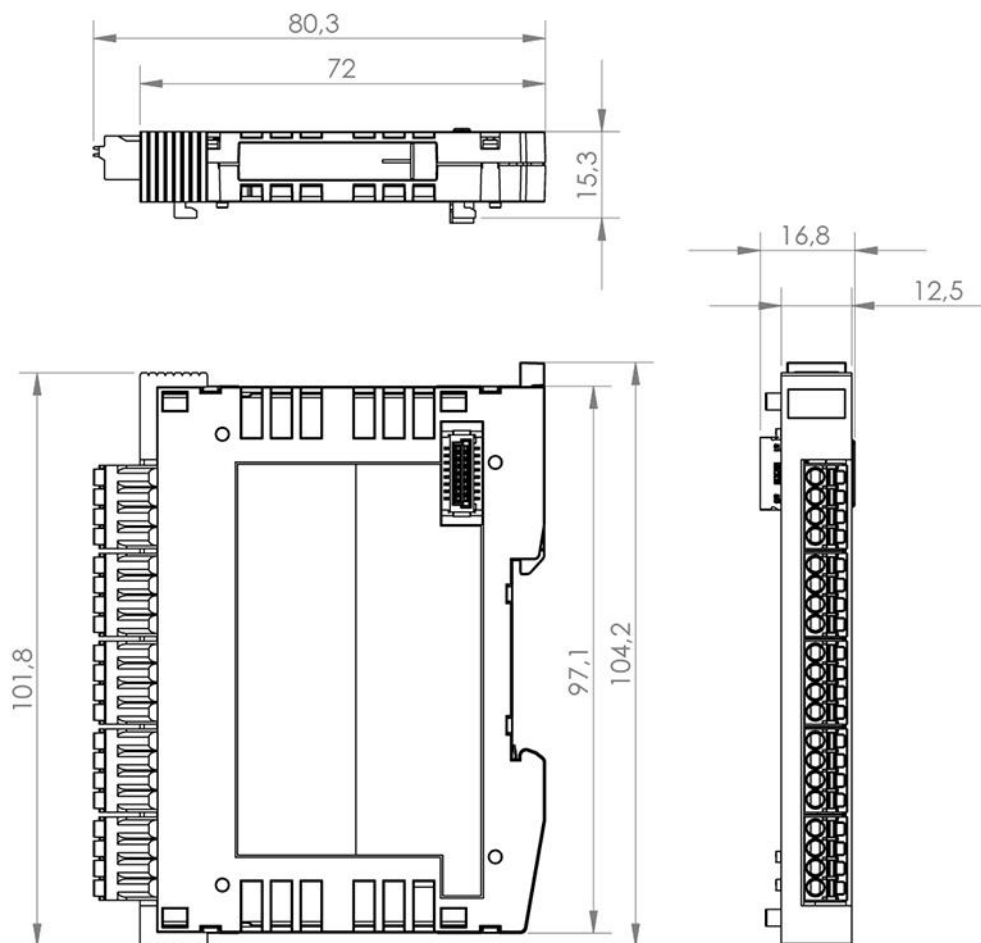
5.9 S-DIAS Protokollversion

Für eine korrekte Funktion des IO 011S muss eine S-DIAS Protokollversion v1.3.0 von der Master/Manager-CPU unterstützt werden. Dies ist der Fall bei:

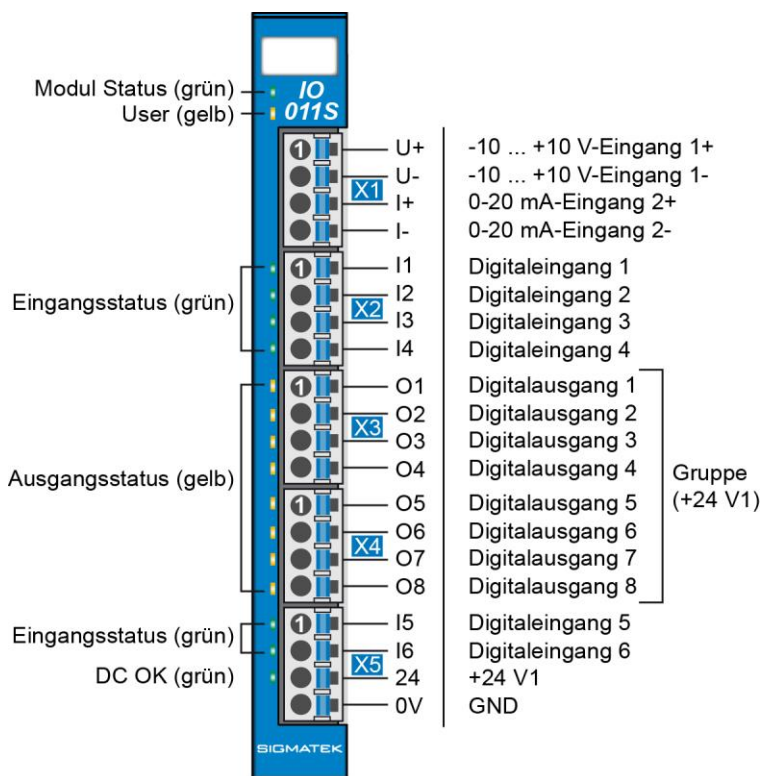
- CP 101 ab FPGA Version v1.2
- CP 102 ab FPGA Version v1.2
- CP 111 ab FPGA Version v1.4
- CP 112 ab FPGA Version v1.3
- CP 212 ab FPGA Version v1.4
- CP 311 ab FPGA Version v1.4
- CP 312 ab FPGA Version v1.3
- CP 731 ab FPGA Version v1.0

Die S-DIAS Protokollversion 1.3.0 erfordert eine Betriebssystem-Version höher als 09.02.50/09.03.112.

6 Mechanische Abmessungen



7 Anschlussbelegung



7.1 Status LEDs

Modul Status	grün	EIN	Modul aktiv
		AUS	Keine Versorgung vorhanden
		BLINKT (5 Hz)	Keine Kommunikation
User	gelb	EIN	Von Applikation einstellbar
		AUS	(z.B. kann die LED des Moduls über die Visualisierung blinkend eingestellt werden um die Modulfindung im Schaltschrank zu erleichtern)
		BLINKT (2 Hz)	
		BLINKT (4 Hz)	
Eingangstatus	grün	EIN	Eingang EIN
		AUS	Eingang AUS
Ausgangstatus	gelb	EIN	Ausgang EIN
		AUS	Ausgang AUS
DC OK	grün	EIN	Ausgangsgruppe ist versorgt

7.2 Zu verwendende Steckverbinder

Steckverbinder:

X1-X5: Steckverbinder mit Federzugklemme (im Lieferumfang enthalten)

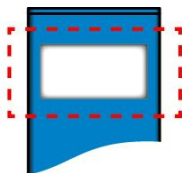
Die Federzugklemmen sind für den Anschluss von ultraschallverdichteten (ultraschallverschweißten) Litzen geeignet.

Anschlussvermögen:

Abisolierlänge/Hülsenlänge:	10 mm
Steckrichtung:	parallel zur Leiterachse bzw. zur Leiterplatte
Leiterquerschnitt starr:	0,2-1,5 mm ²
Leiterquerschnitt flexibel:	0,2-1,5 mm ²
Leiterquerschnitt Litzen ultraschallverdichtet:	0,2-1,5 mm ²
Leiterquerschnitt AWG/kcmil:	24-16
Leiterquerschnitt flexibel m. Aderendhülse ohne Kunststoffhülse:	0,25-1,5 mm ²
Leiterquerschnitt flexibel m. Aderendhülse mit Kunststoffhülse:	0,25-0,75 mm ² (Reduzierungsgrund d2 der Aderendhülse)



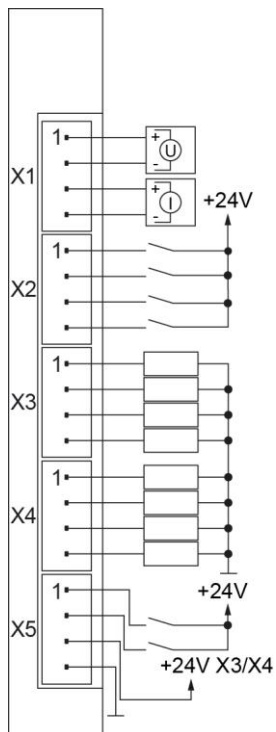
7.3 Beschriftungsfeld



Hersteller	Weidmüller
Typ	MF 10/5 CABUR MC NE WS
Artikelnummer Weidmüller	1854510000
Kompatibler Drucker	Weidmüller
Typ	Printjet Advanced 230V
Artikelnummer Weidmüller	1324380000

8 Verdrahtung

8.1 Anschlussbeispiel



8.2 Hinweise bezüglich digitaler Eingänge

Die schnellen digitalen Eingänge besitzen ein minimales Eingangsfilter um eine hohe Zeitauflösung zu bieten. Aufgrund der minimalen Eingangsbefilterung sind die Eingänge stöempfindlicher als Standarddigitaleingänge. Es wird daher empfohlen die Signalleitungen zu schirmen. Der Schirm ist dabei so nahe wie möglich am Modul aufzulegen.

8.3 Hinweise bezüglich digitaler Ausgänge

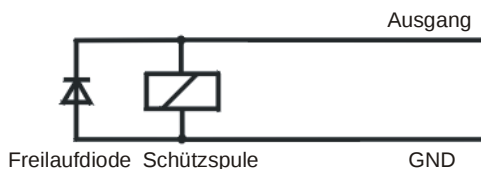
- Es werden alle 8 Ausgänge aus einem gemeinsamen +24 V-Anschluss versorgt.
- Der Leitungsquerschnitt der +24 V-Speisung muss für den maximalen Summenstrom ausgelegt werden.
- Die Ausgänge dürfen durch Abschalten der +24 V-Versorgung abgeschaltet werden.
- Das Anlegen einer Spannung an einen Ausgang, welche die Versorgungsspannung um mehr als 0,7 V übersteigt, ist unzulässig.
- Bei Anwendungen mit hoher zeitlicher Genauigkeit der steigenden und fallenden Flanken des Ausgangssignals im Mikrosekundenbereich wird empfohlen die Signalleitungen vor EMV-Störungen zu schirmen. Der Schirm ist dabei so nahe wie möglich am Modul aufzulegen.

INFORMATION



Induktive Lasten müssen immer mit einer Freilaufdiode oder ggf. einem R-C-Glied beschaltet sein. Dies sollte so nah wie möglich an der Last erfolgen.

8.3.1 Anschluss induktiver Lasten



8.4 Hinweise bezüglich analoger Eingänge

Die vom Analogeingang erfassbaren Signale sind im Vergleich zu den digitalen Signalen sehr klein. Um eine einwandfreie Funktion zu gewährleisten, ist eine sorgfältige Leitungsführung unbedingt einzuhalten:

- Die Hutschiene muss eine ordentliche Masseverbindung aufweisen.
- Die Verbindungsleitungen zu den Analogsignalquellen müssen so kurz wie möglich und unter Vermeidung von Parallelführung zu digitalen Signalleitungen verdrahtet werden.
- Die Signalleitungen müssen geschirmt sein.
- Die Schirmung ist auf einer Schirmungssammelschiene anzulegen.
- Vermeiden von Parallelführung der Eingangsleitungen mit Laststromkreisen.
- Schutzbeschaltung aller Schützspulen (RC-Glieder oder Freilaufdioden).

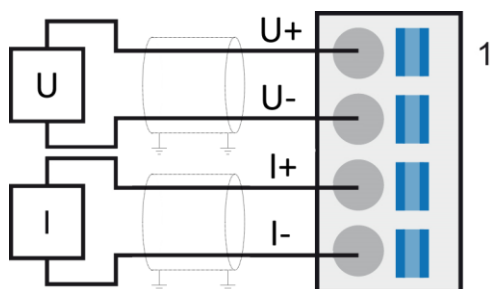
INFORMATION



Erdungsschiene nach Möglichkeit mit Schaltschrank-Erdungsschiene verbinden.

Das S-DIAS Modul darf NICHT unter Spannung an- oder abgesteckt werden!

8.5 Anschluss der Signalquelle

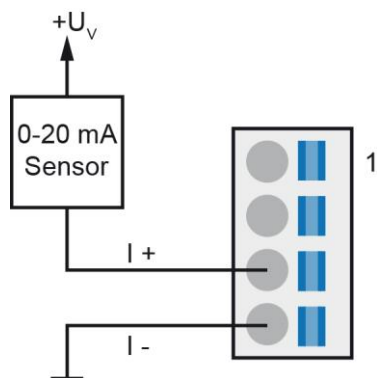


INFORMATION

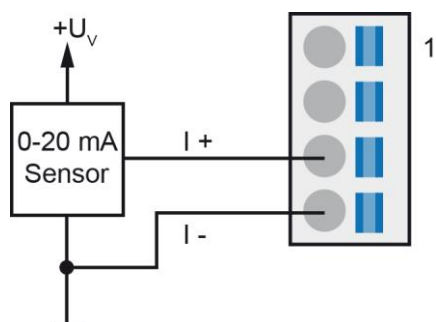


Der Gleichtaktbereich von ± 10 V muss für jeden Signalpin eingehalten werden!

8.6 Anschluss eines 2-Leiter Sensors



8.7 Anschluss eines 3-Leiter Sensors



9 Montage/Installation

9.1 Lieferumfang prüfen

Überprüfen Sie den Lieferumfang auf Vollständigkeit und Unversehrtheit. Siehe dazu Kapitel 1.3 Lieferumfang.

INFORMATION

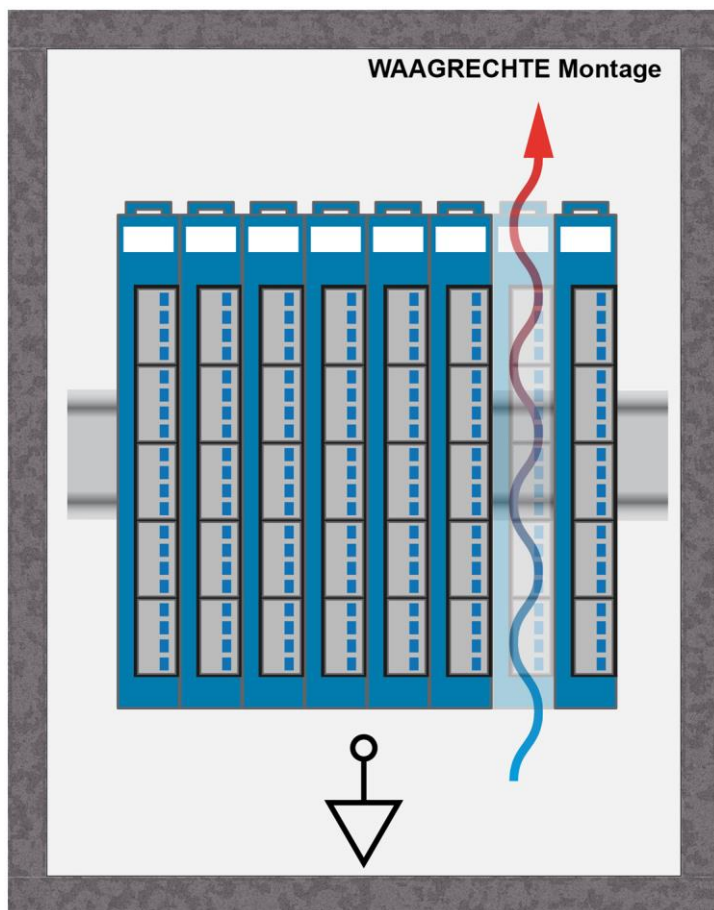


Prüfen Sie bei Erhalt und vor dem Erstgebrauch das Gerät auf Beschädigungen. Ist das Gerät beschädigt, kontaktieren Sie unseren Kundendienst und installieren Sie es nicht in Ihr System.

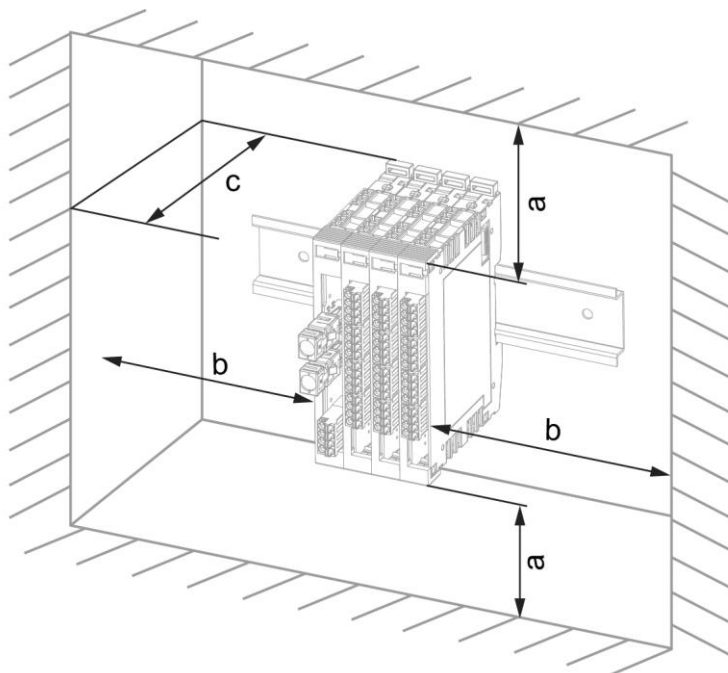
Beschädigte Komponenten können das System stören oder schädigen.

9.2 Einbau

Die S-DIAS Module sind für den Einbau im Schaltschrank vorgesehen. Zur Befestigung der Module ist eine Hutschiene erforderlich. Diese Hutschiene muss eine leitfähige Verbindung zur Schaltschrankrückwand herstellen. Die einzelnen S-DIAS Module werden aneinandergereiht in die Hutschiene eingehängt und durch Schließen der Rasthaken fixiert. Über die Erdungslasche auf der Rückseite der S-DIAS Module wird die Funktionserdverbindung vom Modul zur Hutschiene ausgeführt. Es ist nur die waagrechte Einbaulage (Modulbezeichnung oben) mit ausreichend Abstand der Lüftungsschlitze des S-DIAS Modulblocks zu umgebenden Komponenten bzw. der Schaltschrankwand zulässig. Das ist erforderlich, um die optimale Kühlung und Luftzirkulation zu erreichen, sodass die Funktionalität bis zur maximalen Betriebstemperatur gewährleistet ist.



Empfohlene Minimalabstände der S-DIAS Module zu umgebenden Komponenten bzw. der Schaltschrankwand:



a	b	c
30 mm (1.18")	30 mm (1.18")	100 mm (3.94")

a, b, c ... Abstände in mm (inch)

10 Transport/Lagerung

INFORMATION



Bei diesem Gerät handelt es sich um sensible Elektronik. Vermeiden Sie deshalb beim Transport, sowie während der Lagerung, große mechanische Belastungen.

Für Lagerung und Transport sind dieselben Werte für Feuchtigkeit und Erschütterung (Schock, Vibration) einzuhalten wie während des Betriebes!

Während des Transportes kann es zu Temperatur- und Luftfeuchtigkeitsschwankungen kommen. Achten Sie darauf, dass im und auf dem Gerät keine Feuchtigkeit kondensiert, indem Sie das Gerät im ausgeschalteten Zustand an die Raumtemperatur akklimatisieren lassen.

Wenn möglich sollte das Gerät in der Originalverpackung transportiert werden. Andernfalls ist eine Verpackung zu wählen, die das Produkt ausreichend gegen äußere mechanische Einflüsse schützt, wie z.B. Karton gefüllt mit Luftpolster.

11 Aufbewahrung

INFORMATION



Lagern Sie das Gerät bei Nichtgebrauch lt. Lagerbedingungen. Siehe hierfür Kapitel 10.

Achten Sie darauf, dass während der Aufbewahrung alle Schutzkappen (sofern vorhanden) korrekt aufgesetzt sind, sodass das Gerät nicht verschmutzt oder Fremdkörper bzw. Flüssigkeiten eindringen können.

12 Instandhaltung

INFORMATION



Beachten Sie bei der Instandhaltung sowie bei der Wartung die Sicherheitshinweise aus Kapitel 2.

12.1 Wartung

Dieses Produkt wurde für den wartungsarmen Betrieb konstruiert.

12.2 Reparaturen

INFORMATION



Senden Sie das Gerät im Falle eines Defektes/einer Reparatur zusammen mit einer ausführlichen Fehlerbeschreibung an die zu Beginn dieses Dokumentes angeführte Adresse.

Transportbedingungen siehe Kapitel 10 Transport/Lagerung.

13 Entsorgung

INFORMATION



Sollten Sie das Gerät entsorgen wollen, sind die nationalen Entsorgungsvorschriften unbedingt einzuhalten.

Das Gerät darf nicht mit dem Hausmüll entsorgt werden.



14 Betriebsmodi der digitalen Eingänge/Ausgangsrücklesung

Die digitalen Eingänge und die Rücklesungen der Digitalausgänge können entweder im Standard-Modus oder im Latch-Modus betrieben werden. Im Latch-Modus können bis zu 128 Register den einzelnen Eingängen zugewiesen werden.

14.1 Standard-Modus

Im Standard-Modus werden der Status der Eingänge und der Status der Rücklesungen der Digitalausgänge mit jedem Zyklus an die Hardware-Klasse übertragen.

14.2 Latch-Modus

Beim Latch-Modus werden bis zu 128 Register für die Zeitmessung inklusive Flankendefinition den einzelnen digitalen Eingängen bzw. den Rücklesungen der Digitalausgänge zugewiesen. Werden mehrere Register einem Eingang bzw. einer Rücklesung zugewiesen, so entsteht ein FIFO-Ablauf. Die Zeit zur ersten Flanke wird in das erste zugewiesene Register geschrieben, die Zeit zur zweiten Flanke in das zweite zugewiesene Register usw. Wenn im Zyklus an einem Eingang bzw. an einer Rücklesung mehr Flanken detektiert wurden, als Register für den Eingang bzw. für die Rücklesung konfiguriert sind, wird für diesen Eingang bzw. diese Rücklesung ein Überlauf-Bit gesetzt. Wenn keine der ausgewählten Flanken detektiert wurde, wird für diesen Eingang bzw. diese Rücklesung ein Null-Info Bit gesetzt, alle nicht benutzten Register enthalten den gleichen Wert wie das letzte benutzte Register für den Eingang.

Die Latch-Funktion kann auf steigende-, fallende- oder beide Flanken eingestellt werden.

15 Betriebsmodi der digitalen Ausgänge

Die digitalen Ausgänge können entweder im Standard-Modus oder im Time-Trigger-Modus betrieben werden. Für die Einstellung des Zeitoffsets und des zu setzenden Zustands stehen 8x8 Register zur Verfügung die beliebig auf die Ausgänge verteilt werden können.

15.1 Standard-Modus

Im Standard-Modus werden die Ausgänge anhand der in der Hardware-Klasse eingestellten Werte zu jedem Zyklus gesetzt.

15.2 Time-Trigger-Modus

Im Time-Trigger-Modus ist es möglich den Zustand der digitalen Ausgänge zu einer definierten Zeit zwischen zwei Zyklen zu ändern. Dabei wird der Zeitpunkt für das Ändern des Ausgangszustands und der zu setzende Zustand von der HW-Klasse in den zyklischen Daten für jeden Ausgang vorgegeben. Die Zeit zwischen zwei Zustandsänderungen muss mindestens so groß sein wie die Ein-/Ausschaltzeit des Ausgangs.

16 Betriebsmodi der analogen Eingänge

Die analogen Eingänge der IO 011S können entweder im Standard-Modus, im Time-Trigger-Modus oder im Latch-Modus betrieben werden. Dies kann über die Bits 2 und 3 im Info-Byte der Konfigurationsdaten konfiguriert werden. Es stehen jeweils 8x2 Register für die Vorgabe von Schwellwerten für den Latch-Modus und 8 Register für die Vorgabe von Time-Trigger-Werten zur Verfügung. Diese 8 Register bzw. Registerpaare können beliebig zwischen den beiden Eingängen aufgeteilt werden (z.B.: 2 für den Spannungseingang, 6 für den Stromeingang oder alle 8 für den Spannungseingang).

16.1 Standard-Modus

In diesem Modus werden die Analogeingänge so schnell wie möglich abgetastet und gefiltert um die höchstmögliche Samplerate zu erreichen. Es ist nicht möglich den Zeitpunkt der einzelnen Messungen festzulegen, da kontinuierlich gemessen wird.

16.2 Time-Trigger-Modus

Im Time-Trigger-Modus werden die Analogeingänge nur einmal pro internem Zyklus gemessen. Dabei wird der Zeitpunkt des Messvorgangs von der HW-Klasse in den zyklischen Daten zur Firmware für jeden Analogeingang vorgegeben. Die von der HW-Klasse geführte Referenzzeit in μs wird an alle S-DIAS Module zyklisch verteilt.

Die einstellbaren Time-Trigger-Zeitpunkte unterliegen folgenden Einschränkungen:

- **Übernahme der Time-Trigger-Zeitpunkte erst im folgenden Zyklus:** Die Time-Trigger Werte müssen zyklisch von der HW-Klasse zur Firmware übertragen werden. Diese werden jedoch erst im darauffolgenden internen Zyklus übernommen, da die Firmware die Werte erst prüfen und aktivieren muss.
- **Time-Trigger-Wert:** Der Time-Trigger-Wert wird im μs -Raster mit 15 Bit Werten, bezogen auf die aktuelle von der HW-Klasse geführte Referenzzeit, angegeben.
- **Ausgabe-Wert:** Der im internen Zyklus n eingestellte Time-Trigger-Wert wird erst im Zyklus $n+1$ angewandt. Die Ausgabe des gemessenen Wertes kann demnach erst im Zyklus $n+2$ erfolgen. Die HW-Klasse liest diesen Wert dann zu Beginn des Zyklus $n+3$.
- **Abstand zwischen den Time-Trigger-Zeitpunkten** Da es nicht möglich ist mehrere Analogeingänge gleichzeitig zu messen, müssen die Abstände mindestens 15 μs betragen.

- **Korrektur innerhalb der Firmware:** Wenn Time-Trigger-Werte eingestellt werden, welche zu nahe beieinanderliegen, werden diese von der Firmware korrigiert (verschoben). Wird eine Korrektur durchgeführt, wird ein „Time-Trigger corrected“-Bit für die Steuerung (HW-Klasse) gesetzt.

16.3 Latch-Modus

Beim Latch-Modus werden von der Steuerung 8x2 Latch-Register mit Werten vorgegeben, die beliebig den Eingängen zugeordnet werden können. Um ein Schmitt-Trigger-Verhalten zu erzeugen, gibt es jeweils ein Register für den unteren und den oberen Wert. Die Eingänge werden so schnell wie im Standard-Modus abgetastet und bei jedem neuen Wert wird geprüft, ob die vorgegebene Bedingung zutrifft. Mögliche Bedingungen sind:

- **Steigende Flanke:** Der neue Wert ist größer/gleich dem oberen Schwellwert und die untere Schwelle wurde zuvor unterschritten.
- **Fallende Flanke:** Der neue Wert ist kleiner/gleich dem unteren Schwellwert und die obere Schwelle wurde zuvor überschritten.
- **Beide Flanken:** Auswertung der steigenden und fallenden Flanke.

Der aktuelle Zeitstempel wird nur bei der ersten konfigurierten Flanke in das Latch-Register geschrieben. Hierbei wird ein Flag gesetzt, um weitere Flanken zu ignorieren. Wird in einem Zyklus keine Flanke detektiert, bleibt das zugehörige Bit im Null-Info-Register auf 1 (dieses wird beim Schreiben der PDOs wieder zurückgesetzt)

16.3.1 Hinweise

- Aufgrund des Eigenrauschens des Moduls kann es bei der Auswertung im Latch-Modus zu Signal-Jitter kommen, wenn die Differenz der oberen- und unteren Schwelle 0 beträgt. Bei zyklischen Signalen kann der Zeitstempel um eine gewisse Zeit abweichen. Diese Signal-Jitter sind abhängig von der Slew-Rate und des Rauschens des Eingangssignals.

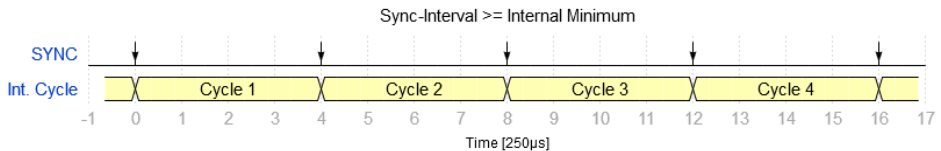
17 Synchronisation mit der Master-CPU

Da die minimale Verarbeitungszeit der zyklischen Daten nach unten begrenzt ist, jedoch mehrere Sync-/Zykluszeiten unterstützt werden müssen, gibt es je nach S-DIAS-Sync-Intervall (SDSI) verschiedene interne Zykluszeiten (IZZ):

17.1 SDSI ist größer/gleich der minimalen IZZ

Das SDSI wird direkt als IZZ übernommen.

Beispiel:

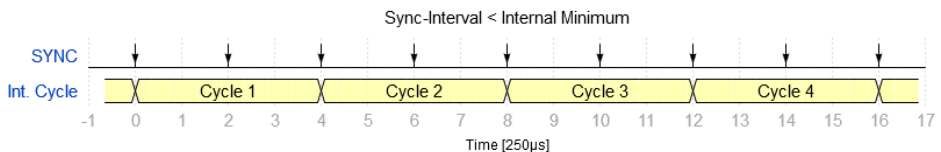


Hier wird ein Sync-Intervall von 1 ms verwendet. Die minimale interne Zykluszeit ist z.B. 500 µs. Es resultiert eine interne Zykluszeit von 1 ms.

17.2 SDSI ist kleiner als die minimale IZZ

Die IZZ wird auf das nächste, durch das SDSI teilbare Intervall gesetzt (ausgehend vom internen Minimum).

Beispiel:



Hier wird ein Sync-Intervall von 500 µs verwendet. Die minimale interne Zykluszeit entspricht diesmal 1 ms. Daher wird nur jeder zweite Sync als Hauptsync verwendet. Der Sync dazwischen wird verwendet, um bei Ausfall des Hauptsyncs weiter synchronisiert zu sein. Die Synchronisierung zum Sync wird einmal pro IZZ durchgeführt.

18 Adressierung

18.1 FPGA - HW-Klassen-Adressierung

Digitale Ein- und Ausgänge werden direkt vom FPGA der IO 011S bedient, wodurch ein Teil des Adressbereichs dafür benötigt wird. Dieser Bereich wird von der Firmware nicht verwendet.

Adresse (hex)	Größe (Byte)	Zugriffstyp	Beschreibung
0000	192	w	Zyklische Daten zur Firmware / zum CPLD
0000	1	w	Ausgangsregister Bit 0: Ausgang 1 Bit 1: Ausgang 2 ... Bit 7: Ausgang 8
0001	1	w	Null-Info Register Bit 0: Ausgang 1 Bit 1: Ausgang 2 ... Bit 7: Ausgang 8
0002	2	w16	Offset-Ausgangsregister 1 (Ausgang X) Bit 14..0: Zeitlicher Offset in 1 μ s Bit 15: Ausgangswert der gesetzt wird (low/high)
0004	2	w16	Offset-Ausgangsregister 2 (Ausgang X) Bit 14..0: Zeitlicher Offset in 1 μ s Bit 15: Ausgangswert der gesetzt wird (low/high)
0006	2	w16	Offset-Ausgangsregister 3 (Ausgang X) Bit 14..0: Zeitlicher Offset in 1 μ s Bit 15: Ausgangswert der gesetzt wird (low/high)
0008	2	w16	Offset-Ausgangsregister 4 (Ausgang X) Bit 14..0: Zeitlicher Offset in 1 μ s Bit 15: Ausgangswert der gesetzt wird (low/high)
000A	2	w16	Offset-Ausgangsregister 5 (Ausgang X) Bit 14..0: Zeitlicher Offset in 1 μ s Bit 15: Ausgangswert der gesetzt wird (low/high)
000C	2	w16	Offset-Ausgangsregister 6 (Ausgang X) Bit 14..0: Zeitlicher Offset in 1 μ s Bit 15: Ausgangswert der gesetzt wird (low/high)
000E	2	w16	Offset-Ausgangsregister 7 (Ausgang X) Bit 14..0: Zeitlicher Offset in 1 μ s Bit 15: Ausgangswert der gesetzt wird (low/high)

0010	2	w16	Offset-Ausgangsregister 8 (Ausgang X) Bit 14..0: Zeitlicher Offset in 1 µs Bit 15: Ausgangswert der gesetzt wird (low/high)
0012	2	w16	Offset-Ausgangsregister 8 (Ausgang X) Bit 14..0: Zeitlicher Offset in 1 µs Bit 15: Ausgangswert der gesetzt wird (low/high)
...	...	w16	Offset-Ausgangsregister n Bit 14..0: Zeitlicher Offset in 1 µs Bit 15: Ausgangswert der gesetzt wird (low/high)
0080	2	w16	Offset-Ausgangsregister 64 (Ausgang X) Bit 14..0: Zeitlicher Offset in 1 µs Bit 15: Ausgangswert der gesetzt wird (low/high)
00C0	320	r	Zyklische Daten zur HW-Klasse
00C0	2	r16	Eingangsregister Bit 0: Eingang 1 Bit 1: Eingang 2 ... Bit 5: Eingang 6 Bit 6: DIAG Rücklesung Bit 7: DC 24 V OK Bit 8: Rücklesung Ausgang 1 Bit 9: Rücklesung Ausgang 2 ... Bit 15: Rücklesung Ausgang 8
00C2	2	r16	Null-Info Register Bit 0: Eingang 1 Bit 1: Eingang 2 ... Bit 5: Eingang 6 Bit 6: DIAG Rücklesung Bit 7: DC 24 V OK Bit 8: Rücklesung Ausgang 1 Bit 9: Rücklesung Ausgang 2 ... Bit 15: Rücklesung Ausgang 8
00C4	2	r16	Overflow Register Bit 0: Eingang 1 Bit 1: Eingang 2 ... Bit 5: Eingang 6 Bit 6: DIAG Rücklesung Bit 7: DC 24 V OK Bit 8: Rücklesung Ausgang 1 Bit 9: Rücklesung Ausgang 2 ... Bit 15: Rücklesung Ausgang 8

00C6	2	r16	Latch-Register 1 (Eingang X) Bit 15: Flankenindikator (1 = steigend, 0 = fallend) Bit14..0: Zeitstempel in 1 µs Auflösung
00C8	2	r16	Latch-Register 2 (Eingang X) Bit 15: Flankenindikator (1 = steigend, 0 = fallend) Bit14..0: Zeitstempel in 1 µs Auflösung
...	...	r16	Latch-Register n Bit 15: Flankenindikator (1 = steigend, 0 = fallend) Bit14..0: Zeitstempel in 1 µs Auflösung
01C4	2	r16	Latch-Register 128 (Rücklesung Ausgang X) Bit 15: Flankenindikator (1 = steigend, 0 = fallend) Bit14..0: Zeitstempel in 1 µs Auflösung
0200	128	w	Konfigurationsdaten zum CPLD
0200	1	r/w	Flankendefinition/Aufteilung der Register für Input-Latch ¹⁾ Bit 5..0: Anzahl der Latch-Register für Eingang 1 Bit 6: 1 = Latch-Enable für steigende Flanke Eingang 1 Bit 7: 1 = Latch-Enable für fallende Flanke Eingang 1
...			
0205	1	r/w	Flankendefinition/Aufteilung der Register für Input-Latch ¹⁾ Bit 5..0: Anzahl der Latch-Register für Eingang 6 Bit 6: 1 = Latch-Enable für steigende Flanke Eingang 6 Bit 7: 1 = Latch-Enable für fallende Flanke Eingang 6
0206	1	r/w	Flankendefinition/Aufteilung der Register für Input-Latch ¹⁾ Bit 5..0: Anzahl der Latch-Register für Diag-Rücklesung Bit 6: 1 = Latch-Enable für steigende Flanke Diag-Rücklesung Bit 7: 1 = Latch-Enable für fallende Flanke Diag-Rücklesung
0207	1	r/w	Flankendefinition/Aufteilung der Register für Input-Latch ¹⁾ Bit 5..0: Anzahl der Latch-Register für DC 24 V OK Bit 6: 1 = Latch-Enable für steigende Flanke DC 24 V OK Bit 7: 1 = Latch-Enable für fallende Flanke DC 24 V OK
0208	1	r/w	Flankendefinition/Aufteilung der Register für Input-Latch ¹⁾ Bit 5..0: Anzahl der Latch-Register für Rücklesung-Ausgang 1 Bit 6: 1 = Latch-Enable für steigende Flanke Rücklesung-Ausgang 1 Bit 7: 1 = Latch-Enable für fallende Flanke Rücklesung-Ausgang 1
...			
020F	1	r/w	Flankendefinition/Aufteilung der Register für Input-Latch ¹⁾ Bit 5..0: Anzahl der Latch-Register für Rücklesung-Ausgang 8 Bit 6: 1 = Latch-Enable f. steigende Flanke Rücklesung-Ausgang 8 Bit 7: 1 = Latch-Enable f. fallende Flanke Rücklesung-Ausgang 8
0210	1	r/w	Aufteilung der Offset-Ausgangsregister Bit 5..0: Anzahl Offset-Ausgangsregister für Ausgang 1 Bit 7..6: Reserviert, write 0, read undefiniert

...			
0217	1	r/w	Aufteilung der Offset-Ausgangsregister Bit 5..0: Anzahl Offset-Ausgangsregister für Ausgang 8 Bit 7..6: Reserviert, write 0, read undefiniert
0218	1	r/w	Ausgangsregister Multiplexer Bit 0: Enable Offset-Ausgangsregister für Ausgang 1 .. Bit 7: Enable Offset-Ausgangsregister für Ausgang 8 (0 = nicht verwendet, Ausgangsregister wird auf Ausgang zugewiesen, 1= Offset-Ausgangsregister wird verwendet, mehrere Offset-Ausgangsregister sind konfigurierbar)

18.2 Firmware - HW-Klassen-Adressierung

Adresse (hex)	Größe (Byte)	Zugriffstyp	Beschreibung
0000	192	w	Zyklische Daten zur Firmware / zum CPLD
0082	2	w	Time-Offset-Register 1 in μ s vom Sync ⇒ Kann für AI und AO verwendet werden (die Time-Offsets werden automatisch angepasst)
0084	2	w	Time-Offset-Register 2
0086	2	w	Time-Offset-Register 3
0088	2	w	Time-Offset-Register 4
008A	2	w	Time-Offset-Register 5
008C	2	w	Time-Offset-Register 6
008E	2	w	Time-Offset-Register 7
0090	2	w	Time-Offset-Register 8

00C0	320	r	Zyklische Daten zur HW-Klasse
01C6	2	r	Status Bit 0 24 V DC nicht OK Bit 1 nicht synchronisiert Bit 2 FLASH-Abgleichdaten Checksum Fehler Bit 3 RAM-Abgleichdaten Checksum Fehler Bit 4 ungültige Abgleichdaten Bit 5 S-DIAS Zykluszeit wird nicht unterstützt Bit 6 Toggle Bit (wird bei jedem Schreibvorgang von der FW invertiert) Modulspezifisch: Bit 7-8 reserviert Bit 9 Data Ready (ist auf 1 sobald alle Analogeingänge eingeschwungen und gültig sind) Anderes: Bit 10-11 reserviert Fehler-Informationen: Bit 12-15 Fehler-Codes 00 kein Fehler aufgetreten 01 Peripherie konnte nicht initialisiert werden 02 Systemtakt konnte nicht initialisiert werden 03-14 ... reserviert 15 undefinierter Fehler aufgetreten
01C8	2	r	Analogeingang 1 (Spannung) Wird der Standard-Modus verwendet, wird hier der gefilterte Wert ausgegeben. Im Latch-Modus wird hier der zuletzt gemessene Wert ausgegeben.
01CA	2	r	Analogeingang 2 (Strom) Wird der Standard-Modus verwendet, wird hier der gefilterte Wert ausgegeben. Im Latch-Modus wird hier der zuletzt gemessene Wert ausgegeben.

01CC	1	r	Messbereichsüberprüfung (wenn Standard-Modus aktiv ist, gelten die Alx Messbereichsbits und wenn Timeoffset-Modus aktiv ist, gelten die TimeoffsetX Bits) Bit 0 Overrange AI1 bzw. Timeoffset 1 Bit 1 Underrange AI1 bzw. Timeoffset 1 Bit 2 Overrange AI2 bzw. Timeoffset 2 Bit 3 Underrange AI2 bzw. Timeoffset 2 Bit 4 Overrange Timeoffset 3 Bit 5 Underrange Timeoffset 3 ... Bit 14 Overrange Timeoffset 8 Bit 15 Underrange Timeoffset 8
01CE	1	r	Time-Offset Informationen Bit 1 Time-Offsets mussten korrigiert werden <i>(Abstand wurde zu gering gewählt)</i> Bit 2-7 reserviert
01CF	1	r	Null-Info Register (0 = Flanke detektiert, 1 = Flanke nicht detektiert) Bit 0 Time-Offset_AI- bzw. Latch-Register 1 Bit 1 Time-Offset_AI- bzw. Latch-Register 2 ... Bit 7 Time-Offset_AI- bzw. Latch-Register 8
01D0	2	r	Time-Offset-AI- bzw. Latch-Register 1 <u>Modus:</u> Time-Offset: Der bei Time-Offset 1 gesampelte Wert wird ausgegeben. Falls dieses Register auf den Stromeingang konfiguriert ist, wird ein konstanter Offset von 1000 in der FW addiert, um auch die negativen Werte darstellen zu können. Dieser Offset muss bei der Auswertung in der HW-Klasse wieder abgezogen werden. (Bit 0-15: AI-Wert) Latch: Der Zeitstempel wird ausgegeben, bei welchem die konfigurierte Flanke aufgetreten ist. Im Falle keiner Flanke ist das entsprechende Bit im Null-Info-Register gesetzt. Bit 0-14 ... Zeitstempel seit letztem Sync in µs Bit 15 ... Flanke: 0 = fallend; 1 = steigend
01D2	2	r	Time-Offset-AI- bzw. Latch-Register 2
01D4	2	r	Time-Offset-AI- bzw. Latch-Register 3

01D6	2	r	Time-Offset-AI- bzw. Latch-Register 4
01D8	2	r	Time-Offset-AI- bzw. Latch-Register 5
01DA	2	r	Time-Offset-AI- bzw. Latch-Register 6
01DC	2	r	Time-Offset-AI- bzw. Latch-Register 7
0200	128	w	Konfigurationsdaten zur Firmware
0220	2	w	CRC16 über die gesamten Konfigurationsdaten
0222	2	w	Länge der Konfigurationsdaten
0224	1	w	Info (Special-Purpose bzw. Statusbits) Bit 0 Rohwert-Modus 0 ... normaler Modus (Ein- und Ausgangswerte abgeglichen) 1 ... Rohwerte werden verwendet und geliefert Bit 1 reserviert Bit 2-3 ADC – Timing-Modus 0 ... Standard-Modus (der ADC wird über einen Mess-Timer so schnell wie möglich ausgelesen) 1 ... Time-Offset-Modus (die Analogeingänge werden bei den von der HW-Klasse vorgegebenen Time-Offsets abgetastet) 2 ... Latch-Modus (die Eingänge werden so schnell wie möglich ausgelesen und immer, wenn die Latch-Bedingung erfüllt ist, wird der aktuelle Zeitstempel ins Latch-Register geschrieben) Rest → Standard-Modus Bit 4-7 reserviert
0225	1	w	Message Counter
0226	1	w	Neueste unterstützte Protokollversion
0227	1	w	Aktuell verwendete Protokollversion
0228	2	w	S-DIAS Sync-Intervall in µs
022A	2	w	Startzeitpunkt des internen Timings in µs (wird dieser Zeitpunkt erreicht, startet die FW das interne Timing, wodurch FW und Hardwareklasse synchronisiert laufen)

022C	2	w	Konfiguration der Analogeingänge Bit 0 Analogeingang 1 0 ... -10 V bis +10 V 1 ... 0 V bis +10 V Bit 1 Analogeingang 2 0 ... 0 mA bis 20 mA 1 ... X mA bis 20 mA (X entspricht der konfigurierten Schwelle) Bit 4-7 reserviert Bit 8 Deaktivierung Analogeingang 1 (0 ... AI1 aktiviert; 1 ... AI1 deaktiviert) Bit 9 Deaktivierung Analogeingang 2 Bit 10-15 reserviert
022E	2	w	Grenzfrequenz Tiefpassfilter in Hz Analogeingang 1 (bei einer eingestellten Grenzfrequenz von 0 Hz ist der Software-Tiefpassfilter deaktiviert, es muss auf die Einhaltung des Abtast-Theorems geachtet werden)
0230	2	w	Grenzfrequenz Tiefpassfilter in Hz Analogeingang 2 (Hinweise siehe Adresse 0x022C)
0232	2	w	Kabelbrucherkennungsgrenze AI2 in μA von 0 bis 4000. Wird verwendet, wenn AI2 auf „X mA bis 20 mA“ konfiguriert ist.

0234	4	w	Aufteilung der Time-Offset-Register auf Eingänge Bit 0-3 Eingangszuweisung für Register 1 0 ... kein Eingang 1 ... Analogeingang 1 2 ... Analogeingang 2 3-15 ... nicht erlaubt (wird als „kein Eingang“ interpretiert) Bit 4-7 Eingangszuweisung für Register 2 0 ... kein Eingang Bit 28-31 Eingangszuweisung für Register 8 0 ... kein Eingang ... Hinweis: Die Kanäle müssen aufsteigend sortiert sein. Beispiel: Register1 = AI1, Register2 = AI1, Register3 = AI2, Register4 = kein AI Passt die Reihenfolge nicht, wird ab dem ersten Fehler abgebrochen. Im folgenden Beispiel wird bei Register3 abgebrochen, da die Reihenfolge nicht stimmt: Register1 = AI2, Register2 = AI2, Register3 = AI1, Register4 = kein AI
0238	4	w	Zuordnung der Schwellwert-Register zu den Eingängen Gleicher Aufbau wie Adresse 0x0232 (bei Bedarf können diese beiden Felder auch zusammengefasst werden)
023C	2	w	Flankendefinition Bit 0-1 Latch-Register 1 0 = keine Flanke 1 = steigende Flanke 2 = fallende Flanke 3 = beide Flanken Bit 2-3 Latch-Register 2 ... Bit 14-15 Latch-Register 8
023E	2	w	Latch 1 – Unterer Schwellwert Wird in der gleichen Einheit angegeben, in welcher der zugehörige Eingang sonst ausgegeben wird (mV oder μA).
0240	2	w	Latch 1 – Oberer Schwellwert Wird in der gleichen Einheit angegeben, in welcher der zugehörige Eingang sonst ausgegeben wird (mV oder μA).

0242	2	w	Latch 2 – Unterer Schwellwert
0244	2	w	Latch 2 – Oberer Schwellwert
0246	2	w	Latch 3 – Unterer Schwellwert
0248	2	w	Latch 3 – Oberer Schwellwert
024A	2	w	Latch 4 – Unterer Schwellwert
024C	2	w	Latch 4 – Oberer Schwellwert
024E	2	w	Latch 5 – Unterer Schwellwert
0250	2	w	Latch 5 – Oberer Schwellwert
0252	2	w	Latch 6 – Unterer Schwellwert
0254	2	w	Latch 6 – Oberer Schwellwert
0256	2	w	Latch 7 – Unterer Schwellwert
0258	2	w	Latch 7 – Oberer Schwellwert
025A	2	w	Latch 8 – Unterer Schwellwert
025C	2	w	Latch 8 – Oberer Schwellwert
0280	128	r	Konfigurationsdaten zur HW-Klasse
0280	2	r	CRC16 über die gesamten Konfigurationsdaten
0282	2	r	Länge der Konfigurationsdaten
0284	2	r	Firmware-Version
0286	1	r	Message Counter
0287	1	r	reserviert
0288	2	r	Neueste unterstützte Protokollversion
0289	1	r	Aktuell verwendete Protokollversion
028A	2	r	Interne Zykluszeit der FW in µs

19 Unterstützte Zykluszeiten

19.1 Zykluszeiten unterhalb von 1 ms (in µs)

50	100	125	200	250	500
					x

x= unterstützt

19.2 Zykluszeiten größer gleich 1 ms (in ms)

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x

x= unterstützt

17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32
x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x

x= unterstützt

20 Hardwareklasse IO011S

IO011S für das S-DIAS-Multi I/O-Modul IO 0 11S

```

S DIAS:08, IO011S (IO011S1)
S Class State (ClassState) <-[]->
S Device ID (DeviceID) <-[]->
S FPGA Version (FPGAVersion) <-[]->
S Hardware Version (HwVersion) <-[]->
S Serial Number (SerialNo) <-[]->
S Retry Counter (RetryCounter) <-[]->
O LED Control (LEDControl) <-[]->
S Firmware Version (FirmwareVersion) <-[]->
S Firmware Status (FWStatusBits) <-[]->
S Voltage 24 OK (Voltage24OK) <-[]->
S Time Offset Error Bits (TimeTriggerErrorBits) <-[]->
----- Digital Inputs -----
I Digital Input 1 (Input1) <-[]->
I Digital Input 2 (Input2) <-[]->
I Digital Input 3 (Input3) <-[]->
I Digital Input 4 (Input4) <-[]->
I Digital Input 5 (Input5) <-[]->
I Digital Input 6 (Input6) <-[]->
I Digital Input 7 (Input7) <-[]->
I Digital Input 8 (Input8) <-[]->
I Digital Input 9 (Input9) <-[]->
I Digital Input 10 (Input10) <-[]->
I Digital Input 11 (Input11) <-[]->
I Digital Input 12 (Input12) <-[]->
I Digital Input 13 (Input13) <-[]->
I Digital Input 14 (Input14) <-[]->
----- Digital Outputs -----
O Digital Out 1 (Output1) <-[]->
O Digital Out 2 (Output2) <-[]->
O Digital Out 3 (Output3) <-[]->
O Digital Out 4 (Output4) <-[]->
O Digital Out 5 (Output5) <-[]->
O Digital Out 6 (Output6) <-[]->
O Digital Out 7 (Output7) <-[]->
O Digital Out 8 (Output8) <-[]->
----- Analog Input 1 -----
I Analog Input 1 (AI1) <-[]->
S Range Analog Input 1 (RangeAI1) <-[]->
----- Analog Input 2 -----
I Analog Input 2 (AI2) <-[]->
S Range Analog Input 2 (RangeAI2) <-[]->
ALARM:00, Empty

```

Diese Hardwareklasse wird zum Ansteuern des Hardwaremoduls IO 011S verwendet. Das Modul besitzt 6 digitale Eingänge und 8 digitale Ausgänge (rücklesbar). Weiters sind 2 analoge Eingänge vorhanden.

Genauere Hardwareinformationen findet man in der Moduldokumentation.

20.1 Schnittstellen

20.1.1 Allgemein

Class State	State	Dieser Server zeigt den aktuellen Status der Hardwareklasse an.																				
Device ID	State	Auf diesem Server wird die Device-ID des Hardwaremoduls angezeigt.																				
FPGA Version	State	FPGA-Version des Modules im Format 16#XY (z.B. 16#10 = Version 1.0).																				
Hardware Version	State	Hardware-Version des Modules im Format 16#XXYY (z.B. 16#0120 = Version 1.20)																				
Serial Number	State	Auf diesem Server wird die Seriennummer des Hardwaremoduls angezeigt.																				
Retry Counter	State	Dieser Server zählt hoch, wenn ein Datentransfer fehlschlägt.																				
LED Control	Output	Mit diesem Server kann die Applikations-LED des S-DIAS-Moduls gesteuert werden, um das Modul im Verbund schneller finden zu können. <table><tr><td>0</td><td>LED aus</td></tr><tr><td>1</td><td>LED ein</td></tr><tr><td>2</td><td>langsam blinken</td></tr><tr><td>3</td><td>schnell blinken</td></tr></table>	0	LED aus	1	LED ein	2	langsam blinken	3	schnell blinken												
0	LED aus																					
1	LED ein																					
2	langsam blinken																					
3	schnell blinken																					
Firmware Version	State	Auf diesem Server wird die verwendete Firmware-Version des Hardwaremoduls angezeigt.																				
Firmware Status	State	Auf diesem Server werden die Statusbits der FW angezeigt. <table><tr><td>Bit 1</td><td>DC nicht OK</td></tr><tr><td>Bit 2</td><td>kein Sync vorhanden</td></tr><tr><td>Bit 3</td><td>Flash Data CRC Error</td></tr><tr><td>Bit 4</td><td>RAM Data CRC Error</td></tr><tr><td>Bit 5</td><td>ungültige EEPROM-Version</td></tr><tr><td>Bit 6</td><td>Bus-Zykluszeit nicht unterstützt</td></tr><tr><td>Bit 7</td><td>Toggle-Bit. Ändert sich, wenn neue Daten vom Modul gelesen wurden bzw. bevor Daten zum Modul geschrieben werden.</td></tr><tr><td>Bit 8</td><td>nicht verwendet</td></tr><tr><td>Bit 9</td><td>nicht verwendet</td></tr><tr><td>Bit 10</td><td>analoge Daten sind gültig</td></tr></table>	Bit 1	DC nicht OK	Bit 2	kein Sync vorhanden	Bit 3	Flash Data CRC Error	Bit 4	RAM Data CRC Error	Bit 5	ungültige EEPROM-Version	Bit 6	Bus-Zykluszeit nicht unterstützt	Bit 7	Toggle-Bit. Ändert sich, wenn neue Daten vom Modul gelesen wurden bzw. bevor Daten zum Modul geschrieben werden.	Bit 8	nicht verwendet	Bit 9	nicht verwendet	Bit 10	analoge Daten sind gültig
Bit 1	DC nicht OK																					
Bit 2	kein Sync vorhanden																					
Bit 3	Flash Data CRC Error																					
Bit 4	RAM Data CRC Error																					
Bit 5	ungültige EEPROM-Version																					
Bit 6	Bus-Zykluszeit nicht unterstützt																					
Bit 7	Toggle-Bit. Ändert sich, wenn neue Daten vom Modul gelesen wurden bzw. bevor Daten zum Modul geschrieben werden.																					
Bit 8	nicht verwendet																					
Bit 9	nicht verwendet																					
Bit 10	analoge Daten sind gültig																					
Required	Property	Dieser Client ist standardmäßig aktiviert, d.h. dieses S-DIAS-Hardwaremodul an dieser Position ist für das System zwingend erforderlich und darf keinesfalls fehlen, ausgesteckt werden oder einen Fehler liefern, ansonsten wird die gesamte Hardware abgeschaltet. Fehlt das Hardwaremodul, liefert es einen Fehler oder wird es entfernt, löst dies einen S-DIAS-Fehler aus. Wird dieser Client mit 0 initialisiert, ist dieses Hardwaremodul an der Position nicht zwingend erforderlich, d.h. es kann jederzeit an- bzw. abgesteckt werden. Es sollte aber mit Bedacht die Sicherheit des Systems ausgewählt werden, welche Komponenten „nicht required“ sein sollen.																				
Voltage 24 OK	State	Zeigt an, ob die Versorgungsspannung der digitalen Ausgänge OK ist. <table><tr><td>0</td><td>nicht OK</td></tr><tr><td>1</td><td>OK</td></tr></table>	0	nicht OK	1	OK																
0	nicht OK																					
1	OK																					

Time Offset Error Bits	State	Bit1: Die eingestellten Time-Offsets für die analogen Eingänge waren ungültig und wurden von der Firmware automatisch angepasst. Dies kann der Fall sein, wenn der Abstand zweier Time-Offsets zueinander zu gering ist (kleiner als 15 µs).
------------------------	-------	--

20.1.2 Digitale Ein- und Ausgänge

Input [1-6]	Input	Zeigt den Status des digitalen Eingangs [1-6] an.
Input [7-14]	Input	Zeigt den zurückgelesenen Status der digitalen Ausgänge [1-8] an.
Output [1-8]	Output	Mit diesem Server kann der digitale Ausgang [1-8] gesteuert werden. Der Ausgang wird über die Write-Methode des Servers gesetzt.

20.1.3 Analoge Eingänge

AI1 Config Type	Property	0 AI1 wird als Analogeingang verwendet (Bereich: -10 V bis +10 V) 1 AI1 wird als Analogeingang verwendet (Bereich: 0 V bis +10 V) DEACTIVATED_LSL, 16#FFFF = Eingang ist deaktiviert. als Initialisierungswert
AI2 Config Type	Property	0 AI2 wird als Analogeingang verwendet (Bereich: 0 mA bis 20 mA) 1 AI2 wird als Analogeingang verwendet (Bereich: 4 mA bis 20 mA) DEACTIVATED_LSL, 16#FFFF = Eingang ist deaktiviert. als Initialisierungswert
AI[1-2] cut off frequency	Property	An diesem Client wird die Grenzfrequenz für den Software-Tiefpassfilter eingestellt. 0 Filter deaktiviert 1 10000 Hz 2 5000 Hz 3 1000 Hz 4 500 Hz 5 100 Hz 6 50 Hz 7 25 Hz 8 10 Hz 10-10000 10-10000 Hz sonst Filter deaktiviert als Initialisierungswert

AI[1-2] minimal value	Property	Dieser Wert gibt den Minimalwert für den Kanal an. Wird am Kanal der Minimalwert (abhängig je nach AI[1-2] Config gemessen), dann wird in der Software dieser Wert ausgegeben. Über die Einstellungen an den Clients AI[1-2]_Min + AI[1-2]_Max wird der Bereich der Messwerte definiert. als Initialisierungswert
AI[1-2] maximal value	Property	Dieser Wert gibt den Maximalwert für den Kanal an. Wird am Kanal der Maximalwert (abhängig je nach AI[1-2]Config) gemessen, dann wird in der Software dieser Wert ausgegeben. Über die Einstellungen an den Clients AI[1-2]_Min + AI[1-2]_Max wird der Bereich der Messwerte definiert. als Initialisierungswert
Analog Input [1-2]	Input	Analoger Eingang 1-2, Statusabfrage über read().
AI2 low range limit	Property	Einstellbare Grenze für die Erkennung der unteren Messgrenze für AI2 (Kabelbrucherkennung). Wertebereich 0-4000 [µA]. (3000 Standardwert = 3 mA) als Initialisierungswert

20.1.4 Kommunikations-Schnittstellen

ALARM	Downlink	Mit diesem Downlink kann die zugehörige Alarmklasse über den Hardware-Editor platziert werden.
-------	----------	--

20.2 Time Trigger - Modus

Im Time Trigger Modus wird zu einem definierten Zeitpunkt der Ausgangswert gesetzt.

Für jeden digitalen Ausgang der im Time Trigger Modus betrieben wird, muss die Konfigurationsmethode in der Init aufgerufen werden. Die nicht konfigurierten digitalen Ausgänge können über die Server Output [1-8] bedient werden.

Methoden pro digitalem Ausgang:

Konfigurationsmethode: „DigitalOut_ConfigTimeTrigger“

Methode zum Setzen der Zeitpunkte: „DigitalOut_SetTimeTrigger“

Im Time Trigger Modus wird zu einem definierten Zeitpunkt der Eingangswert gelesen.

Für jeden analogen Eingang der im Time Trigger Modus betrieben wird, muss die Konfigurationsmethode in der Init aufgerufen werden. Eine Mischung vom Time Trigger – Modus und der Server AI[1-2] ist nicht möglich.

Methoden pro analogem Eingang:

Konfigurationsmethode: „AnalogIn_ConfigTimeTrigger“

Methode zum Setzen der Zeitpunkte: „AnalogIn_SetTimeTrigger“

Methode zum Einlesen der Werte: „AnalogIn_GetValues“

20.3 Latch - Modus

Im Latch Modus wird Aufgrund eines Latch Events des Eingangs ein Zeitstempel gesetzt.

Für jeden digitalen Eingang der im Latch Modus betrieben wird, muss die Konfigurationsmethode in der Init aufgerufen werden. Die nicht konfigurierten digitalen Eingänge können über die Server Input [1-14] ausgelesen werden.

Latch Events digitaler Eingang: steigende/fallende Flanke.

Methoden pro digitalem Eingang:

Konfigurationsmethode: „DigitalIn_ConfigLatch“

Methode zum Einlesen der Werte: „DigitalIn_GetValues“

Für jeden analogen Eingang der im Latch Modus betrieben wird, muss die Konfigurationsmethode in der Init aufgerufen werden. Die nicht konfigurierten analogen Eingänge können über die Server AI[1-2] ausgelesen werden.

Latch Events pro analogem Eingang: steigende/fallende Flanke mit einstellbaren Spannungsschwellen.

Methoden pro analogem Eingang:

Konfigurationsmethode: „AnalogIn_ConfigLatch“

Methode zum Einlesen der Werte: „AnalogIn_GetValues“

Wichtig

- Eine Mischung vom Time Trigger – Modus und Latch - Modus ist für die analogen Eingänge nicht möglich.
- Die Konfigurationsmethoden müssen in der Init aufgerufen werden.
- Die Methode zum Setzen der Zeitstempel und zum Abholen der Werte müssen aus dem Realtime aufgerufen werden.
- Das IO011S Modul benötigt die SDIAS Manager Protocol Version 1.2.0. Ist diese Version nicht gegeben, funktioniert das Modul nicht und zeigt am Sever „ClassState“ den Zustand „_ClientNotready“ oder „_DOHandleInvalid“ an. Diese Version kann bei der Hardwareklasse SdiasPLC, VI021, VI022 am Server „ManagerProtocolVersion“ kontrolliert werden. Wenn am Server keine Protocol Version angezeigt wird, muss das Betriebssystem der CPU aktualisiert werden. Wenn eine Protocol Version kleiner 1.2.0 angezeigt wird, muss die FPGA und Firmware der CPU bzw. VI021, VI022 aktualisiert werden.
- Das Modul unterstützt nur Buszykluszeiten bis minimal 0,5 ms! Ein Betrieb mit kleineren Zeiten ist nicht möglich. In diesem Fall wird am Server „ClassState“ der Zustand „_ClientNotready“ angezeigt.

20.4 Hardwarezeit

Alle gesetzten und gelesenen Zeitstempel beziehen sich auf den Hardwarezeitstempel. Dieser wird von der Methode „GetHWTimestamp“ zurückgegeben (2Byte Zeit, Auflösung µs). Er bezieht sich auf den Anfang jedes Realtime Durchlaufes.

Die im Time Trigger - Modus gesetzten Zeitpunkte müssen größer dem Hardwarezeitstempel gewählt werden da die Übertragung an die Module nach dem Realtime erfolgt.

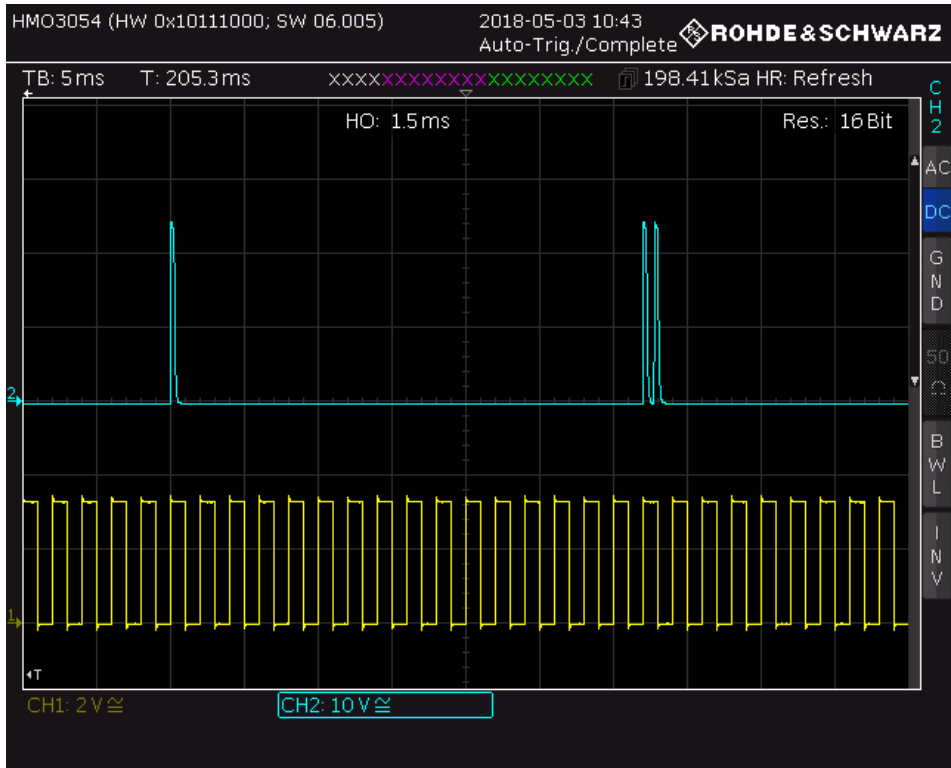
Die Methode „GetTimeTriggerMinOffset“ gibt den minimale Zeit-Offset zurück (Auflösung µs). Dieser Offset muss berücksichtigt werden, damit ein Zeitpunkt noch vom Modul korrekt übernommen wird. Dieser Offset ändert sich zur Laufzeit nicht und muss nur einmal abgeholt werden.

Der Zeit-Offset ist abhängig von der Position des Moduls und kann sich zwischen Modulen unterscheiden. (z.b. Modul wird am lokalen SDIAS-Bus betrieben, Modul wird hinter einem VI021 betrieben.)

Die im Time Trigger - Modus gesetzten Zeitpunkte werden in 15Bit Auflösung an das Modul übertragen! Es können daher nur Zeitpunkte bis 32767µs in der Zukunft eingestellt werden. Die Hardwareklasse rechnet alle gemessenen Zeitstempel auf 16Bit = 2 Byte Hoch.

Die Zeitstempel können über mehrere Buszyklen vorausberechnet werden. Die Methoden „DigitalOut_SetTimeTrigger“ und „AnalogIn_SetTimeTrigger“ müssen daher nicht jeden Realtime aufgerufen werden. Nachdem der letzte Zeitstempel an das Modul übertragen wurde, hält die Hardwareklasse den zuletzt gesendeten Ausgangswert. Das Kommando zum Ausgang halten wird einen Buszyklus nach dem letzten Zeitstempel gesendet. Es dürfen daher nur Zeitstempel angegeben werden, die 32767µs minus der Buszykluszeit in der Zukunft liegen, übergeben werden! Wenn diese Bedingung nicht eingehalten wird, kann es zu einem Überlauf des Zählers kommen.

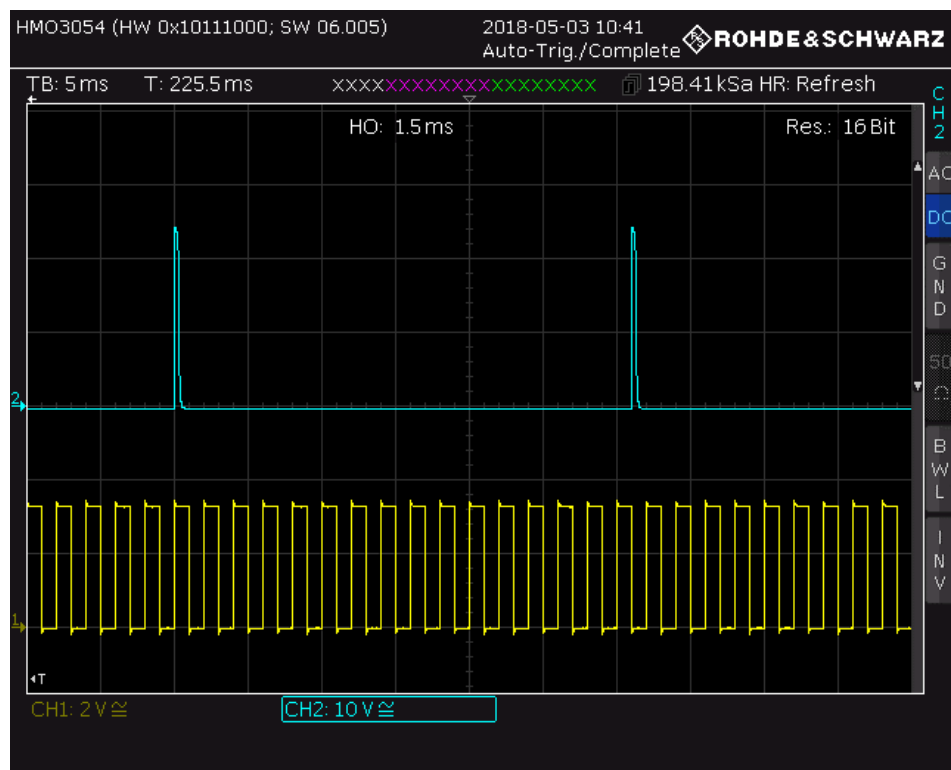
Beispiel 1 Fehlerfall: Es wird ein digitaler Ausgang mit 4 Register konfiguriert. Der Ausgang wird zum Zeitpunkt 0 ms und 32ms Ein/Ausgeschalten. Da der Zähler bei 32,7ms überläuft kommt es hier zu einen weiteren Ein/Ausschaltvorgang.



Blau: Digitaler Ausgang

Gelb: 1ms Sync-Signal

Beispiel 2 korrekter Fall: Es wird ein digitaler Ausgang mit 4 Register konfiguriert. Der Ausgang wird zum Zeitpunkt 0 ms und 31ms Ein/Ausgeschalten. Der Ausgang wird mit dem Sync zum Zeitpunkt 32ms gehalten. Es kommt zu keinen zusätzlichen Schaltvorgängen.



Blau: Digitaler Ausgang
Gelb: 1ms Sync-Signal

20.4.1 GetHWTimeStamp

Übergabeparameter	Typ	Beschreibung
	keine	
Rückgabeparameter	Typ	Beschreibung
HWTimeStamp	UINT	Hardwarezeitstempel in μ s. Er bezieht sich auf den Anfang jedes Realtime Durchlaufes. Wenn der Zeitstempel nicht ermittelt werden kann, wird konstant 0 zurückgegeben.

20.4.2 GetTimeTriggerMinOffset

Übergabeparameter		Typ	Beschreibung	
		keine		
Rückgabeparameter		Typ	Beschreibung	
dMinOffset	DINT	-1	Offset konnte nicht ermittelt werden	
		>0	minimaler Zeitoffset zwischen Hardwarezeitstempel und Schaltzeitpunkt des Moduls in µs	aktuellen nächsten

20.5 Globale Methoden

Die folgende Methode kann über den Server ClassState aufgerufen werden.

20.5.1 DigitalOut_ConfigTimeTrigger

Übergabeparameter	Typ	Beschreibung
OutputNr	DINT	Selektiert den digitalen Ausgang der im Time Trigger Modus konfiguriert wird. Zulässige Werte: 1-8
SampleNr	DINT	Konfiguriert die maximal mögliche Anzahl der Schaltvorgänge pro Buszyklus. Zulässige Werte: 1-63
Rückgabeparameter	Typ	Beschreibung
retval	DINT	0 Konfiguration erfolgreich -1122 Übergabeparameter „OutputNr“ liegt außerhalb des zulässigen Bereichs (1-8) -1123 Übergabeparameter „SampleNr“ liegt außerhalb des zulässigen Bereichs (1-63) -1126 Methode wurde nach Ende der Init aufgerufen

NewInst Aufruf: _SMARTIO_DIGITALOUT_CONFIGTIMETRIGGER,

Siehe SmartIO.h, Type: t_SmartIO_DigitalOut_ConfigTimeTrigger1

Diese Methode wird verwendet, um einen digitalen Ausgang im Time Trigger Modus zu konfigurieren.

Wenn ein digitaler Ausgang im Time Trigger Modus konfiguriert ist, kann er nur mehr über die Methode „DigitalOut_SetTimeTrigger“ angesprochen werden. Die Write-Methode des zugehörigen Ausgangs Server „Output [1-8]“ wird in diesem Fall deaktiviert und an diesem Server wird der Wert 16#80000010 angezeigt.

Die maximal mögliche Anzahl der Schaltvorgänge pro Buszyklus ist auf 64 beschränkt. Diese 64 verfügbaren Schaltvorgänge sind beliebig auf die einzelnengänge verteilbar.

Beispiele für Konfigurationen der digitalengänge:

Ausgang 1	Ausgang 2	Ausgang 3	Ausgang 4	Ausgang 5	Ausgang 6	Ausgang 7	Ausgang 8	Summe	Zulässig
8	8	8	8	8	8	8	8	64	Ja
2	2	2	2	2	2	2	2	16	Ja
16	16	16	16	0	0	0	0	64	Ja
0	32	0	0	0	32	0	0	64	Ja
63	0	1	0	0	0	0	0	64	Ja
16	16	16	16	16	16	16	16	128	Nein
63	0	0	0	0	63	0	0	126	Nein
0	0	0	0	64	0	0	0	64	Nein (Pro Ausgang nur 63!)

20.5.2 DigitalOut_SetTimeTrigger

Übergabeparameter	Typ	Beschreibung
OutputNr	DINT	Selektiert den digitalen Ausgang dem die Time Trigger – Schalt-Zeitpunkte vorgegeben werden. Zulässige Werte: 1-8
SampleNr	DINT	Anzahl der übergebenen Schalt-Zeitpunkte ≤0 Aktueller Zustand des Ausgangs wird gehalten (HIGH, LOW) bis diese Methode erneut aufgerufen wird 1-63 Anzahl der übergebenen Schalt-Zeitpunkte (Die maximale Anzahl der Schalt-Zeitpunkte wird in der Methode „DigitalOut_ConfigTimeTrigger“ festgelegt)
pValues	BOOL^	Pointer auf die Ausgangswerte (HIGH/LOW). pValue^ 1. Wert für Ausgang (TRUE/FALSE) (pValue + 1)^ 2. Wert für Ausgang (TRUE/FALSE) (pValue + 2)^ 3. Wert für Ausgang (TRUE/FALSE) ... Es muss die Anzahl „SampleNr“ an Werten übergeben werden.
pTimeTriggers	UINT^	Pointer auf die Schaltzeitpunkte. pValue^ 1. Schaltzeitpunkt für den Ausgang [µs] (pValue + 2)^ 2. Schaltzeitpunkt für den Ausgang [µs] (pValue + 4)^ 3. Schaltzeitpunkt für den Ausgang [µs] ... Es muss die Anzahl „SampleNr“ an Schaltzeitpunkte übergeben werden.
Rückgabeparameter	Typ	Beschreibung
retval	DINT	0 Setzen der Schaltzeitpunkte erfolgreich -1020 Der übergebene Pointer „pValues“ oder „pTimeTriggers“ ist ungültig -1022 Übergabeparameter „OutputNr“ liegt außerhalb des zulässigen Bereichs (1-8) -1023 Übergabeparameter „SampleNr“ liegt außerhalb des zulässigen Bereichs (1 - Wert der in „DigitalOut_ConfigTimeTrigger“ konfiguriert wurde) -1026 Methode in der Init aufgerufen (Das Modul ist noch nicht konfiguriert)

NewInst Aufruf: _SMARTIO_DIGITALOUT_SETTIMETRIGGER,
Siehe SmartIO.h, Type: t_SmartIO_DigitalOut_SetTimeTrigger1

Mit dieser Methode werden die Schaltzeitpunkte und zugehörige Ausgangswerte für einen digitalen Ausgang gesetzt. Die Schaltzeitpunkte müssen chronologisch sortiert sein. Es können Schaltzeitpunkte gesetzt werden, die über einen Buszyklus hinausgehen. Zum Beispiel kann diese Methode nur alle 10ms aufgerufen werden. Die übergebenen Zeitstempel können dabei bis zu 10ms in der Zukunft liegen. Maximal dürfen die übergebenen Zeitstempel 32767 μ s (15 Bit) minus der Buszykluszeit in der Zukunft liegen.

20.5.3 DigitalIn_ConfigLatch

Übergabeparameter	Typ	Beschreibung
InputNr	DINT	Selektiert den digitalen Eingang der im Latch Modus konfiguriert wird. 1-6 Digitaler Eingang 1-6 7-14 Rücklesung digitaler Ausgang 1-8
SampleNr	DINT	Konfiguriert die maximal mögliche Anzahl der Latchvorgänge pro Buszyklus. Zulässige Werte: 1-63
EdgeTyp	DINT	Konfiguriert die Flanke auf die gelatched wird. 1 Steigende Flanke 2 Fallende Flanke 3 Steigende und fallende Flanke
Rückgabeparameter	Typ	Beschreibung
retval	DINT	0 Konfiguration erfolgreich -822 Übergabeparameter „InputNr“ liegt außerhalb des zulässigen Bereichs (1-14) -823 Übergabeparameter „SampleNr“ liegt außerhalb des zulässigen Bereichs (1-63) -826 Methode wurde nach Ende der Init aufgerufen -827 Übergabeparameter „EdgeTyp“ liegt außerhalb des zulässigen Bereichs (1-3)

NewInst Aufruf: `_SMARTIO_DIGITALIN_CONFIGLATCH`,
 Siehe SmartIO.h, Type: `t_SmartIO_DigitalIn_ConfigLatch1`

Diese Methode wird verwendet, um einen digitalen Eingang im Latch Modus zu konfigurieren.

Die maximal mögliche Anzahl der Latchvorgänge pro Buszyklus ist auf 128 beschränkt. Diese 128 verfügbaren Latchvorgänge sind beliebig auf die einzelnen Eingänge verteilbar. Siehe Beispiel Tabelle für „DigitalOut_ConfigTimeTrigger“ (statt 64 stehen für die Eingänge insgesamt 128 Latches zur Verfügung).

20.5.4 DigitalIn_GetValues

Übergabeparameter	Typ	Beschreibung														
InputNr	DINT	Selektiert den digitalen Eingang, vom dem die Werte zurückgelesen werden. <table><tr><td>1-6</td><td>Digitaler Eingang 1-6</td></tr><tr><td>7-14</td><td>Rücklesung digitaler Ausgang 1-8</td></tr></table>	1-6	Digitaler Eingang 1-6	7-14	Rücklesung digitaler Ausgang 1-8										
1-6	Digitaler Eingang 1-6															
7-14	Rücklesung digitaler Ausgang 1-8															
SampleNr	DINT	Anzahl der zurückzugebenen Messwerte Zulässige Werte: 1-63 .. (Die maximale Anzahl der Messwerte wird in der Methode „DigitalIn_ConfigLatch“ festgelegt.)														
SampleOffset	DINT	Offset der zurückzugebenen Messwerte. Mit Hilfe dieses Parameters können Messwerte übersprungen werden. Es werden die Messwerte ab „SampleOffset“ zurückgegeben. Zulässige Werte: 0-63 .. (Die maximale Anzahl der Messwerte wird in der Methode „DigitalIn_ConfigLatch“ festgelegt.)														
pDataTime	^UINT	Pointer auf die gemessenen Zeitpunkte. Die Hardwareklasse schreibt die gemessenen Zeitpunkte auf diese Adresse. Es muss ein „SampleNr“ * 2Byte großer Speicherbereich zur Verfügung gestellt werden. Wenn weniger als „SampleNr“ Flanken gemessen wurden, wird der letzte gemessene Zeitpunkte in den dahinterliegenden Speicherbereich gespiegelt. Die Information ob eine Flanke detektiert wurde, wird in „pDataEdge“ zurückgegeben. Rückgabe Werte: <table><tr><td>pDataTime^</td><td>Zeitstempel der 1. Flanke</td></tr><tr><td>(pDataTime 2)^</td><td>+ Zeitstempel der 2. Flanke</td></tr><tr><td>(pDataTime 4)^</td><td>+ Zeitstempel der 3. Flanke</td></tr><tr><td>...</td><td></td></tr></table>	pDataTime^	Zeitstempel der 1. Flanke	(pDataTime 2)^	+ Zeitstempel der 2. Flanke	(pDataTime 4)^	+ Zeitstempel der 3. Flanke	...							
pDataTime^	Zeitstempel der 1. Flanke															
(pDataTime 2)^	+ Zeitstempel der 2. Flanke															
(pDataTime 4)^	+ Zeitstempel der 3. Flanke															
...																
pDataEdge	^BSINT	Pointer auf die gemessenen Flanken. Die Hardwareklasse schreibt die gemessene Flankeninformation auf diese Adresse. Es muss ein „SampleNr“ * 1Byte großer Speicherbereich zur Verfügung gestellt werden. Mögliche Rückgabewerte pro Messwert: <table><tr><td>0</td><td>Keine Flanke (Es wurden weniger als „SampleNr“ Flanken gemessen)</td></tr><tr><td>1</td><td>Steigende Flanke</td></tr><tr><td>2</td><td>Fallende Flanke</td></tr></table> Rückgabe Werte: <table><tr><td>pDataEdge^</td><td>Flankeninformation der 1. Flanke</td></tr><tr><td>(pDataEdge 1)^</td><td>+ Flankeninformation der 2. Flanke</td></tr><tr><td>(pDataEdge 2)^</td><td>+ Flankeninformation der 3. Flanke</td></tr><tr><td>...</td><td></td></tr></table>	0	Keine Flanke (Es wurden weniger als „SampleNr“ Flanken gemessen)	1	Steigende Flanke	2	Fallende Flanke	pDataEdge^	Flankeninformation der 1. Flanke	(pDataEdge 1)^	+ Flankeninformation der 2. Flanke	(pDataEdge 2)^	+ Flankeninformation der 3. Flanke	...	
0	Keine Flanke (Es wurden weniger als „SampleNr“ Flanken gemessen)															
1	Steigende Flanke															
2	Fallende Flanke															
pDataEdge^	Flankeninformation der 1. Flanke															
(pDataEdge 1)^	+ Flankeninformation der 2. Flanke															
(pDataEdge 2)^	+ Flankeninformation der 3. Flanke															
...																

Rückgabeparameter	Typ	Beschreibung	
retval	DINT	0	Messwerte sind gültig
		-920	Einer der Übergabeparameter „pDataTime“, „pL
		-921	Der Eingang wurde nicht im Latch Modus konfi
		-922	Übergabeparameter „InputNr“ liegt außerhalb o
		-923	Übergabeparameter „SampleNr“ + „SampleOf
		-026	63) Methode in der Init aufgerufen (Das Modul ist n

NewInst Aufruf: `_SMARTIO_DIGITALIN_GETVALUES`,
 Siehe SmartIO.h, Type: `t_SmartIO_DigitalIn_GetValues1`

Diese Methode gibt die Zeitpunkte sowie Flankeninformation eines digitalen Eingangs zurück.

20.5.5 AnalogIn_ConfigTimeTrigger

Übergabeparameter	Typ	Beschreibung	
InputNr	DINT	Selektiert den analogen Eingang, der im Time Trigger Modus konfiguriert wird. Zulässige Werte: 1-2	
SampleNr	DINT	Konfiguriert die maximal mögliche Anzahl der Messwerte pro Buszyklus. Zulässige Werte: 1-8	
Rückgabeparameter	Typ	Beschreibung	
retval	DINT	0	Konfiguration erfolgreich
		-221	Der Speicher für die Konfiguration der analogen Eingänge konnte nicht allokiert werden
		-222	Übergabeparameter „InputNr“ liegt außerhalb des zulässigen Bereichs (1-2)
		-223	Übergabeparameter „SampleNr“ liegt außerhalb des zulässigen Bereichs (1-8)
		-224	Die analogen Eingänge sind bereits im Latch Modus konfiguriert. Eine Mischung von Time Trigger und Latch Modus ist für die analogen Eingänge nicht möglich.
		-226	Methode wurde nach Ende der Init aufgerufen

NewInst Aufruf: `_SMARTIO_ANALOGIN_CONFIGTIMETRIGGER`,
 Siehe SmartIO.h, Type: `t_SmartIO_AnalogIn_ConfigTimeTrigger1`

Diese Methode wird verwendet, um einen analogen Eingang im Time Trigger Modus zu konfigurieren.

Die maximal mögliche Anzahl der Messungen ist auf 8 beschränkt. Diese 8 verfügbaren Messungen sind beliebig auf die einzelnen Eingänge verteilbar.
Beispiele für Konfigurationen der analogen Eingänge:

Eingang 1	Eingang 2	Summe	Zulässig
8	0	8	Ja
6	2	8	Ja
4	4	8	Ja
0	4	4	Ja
2	0	2	Ja
8	8	16	Nein

20.5.6 AnalogIn_ConfigLatch

Übergabeparameter	Typ	Beschreibung														
InputNr	DINT	Selektiert den analogen Eingang, der im Latch Modus konfiguriert wird. Zulässige Werte: 1-2														
SampleNr	DINT	Konfiguriert die maximal mögliche Anzahl der Messwerte pro Buszyklus. Zulässige Werte: 1-8														
pEdgeTyp	^BSINT	Konfiguriert die Flanken auf die gelatched wird. Zulässige Werte pro Messwert: <table><tr><td>1</td><td>Steigende Flanke</td></tr><tr><td>2</td><td>Fallende Flanke</td></tr><tr><td>3</td><td>Steigende und fallende Flanke</td></tr></table> Pointer auf die Flanken Konfiguration: <table><tr><td>pValue^</td><td>Flankenkonfiguration für die 1. Messung</td></tr><tr><td>(pValue + 1)^</td><td>Flankenkonfiguration für die 2. Messung</td></tr><tr><td>(pValue + 2)^</td><td>Flankenkonfiguration für die 3. Messung</td></tr><tr><td>...</td><td></td></tr></table> Es muss die Anzahl „SampleNr“ an Werten übergeben werden.	1	Steigende Flanke	2	Fallende Flanke	3	Steigende und fallende Flanke	pValue^	Flankenkonfiguration für die 1. Messung	(pValue + 1)^	Flankenkonfiguration für die 2. Messung	(pValue + 2)^	Flankenkonfiguration für die 3. Messung	...	
1	Steigende Flanke															
2	Fallende Flanke															
3	Steigende und fallende Flanke															
pValue^	Flankenkonfiguration für die 1. Messung															
(pValue + 1)^	Flankenkonfiguration für die 2. Messung															
(pValue + 2)^	Flankenkonfiguration für die 3. Messung															
...																

pLowerThreshold	^DINT	Konfiguriert die untere Grenze, auf die gelatched wird. Die übergebenen analogen Grenzen werden anhand der Konfiguration für die analogen Eingänge umgerechnet. Siehe: AI[1-2] Config Type , AI[1-2] minimal value, AI[1-2] maximal value. Pointer auf die Flanken-Konfiguration: <table><tr><td>pValue^</td><td>Untere Grenze für die 1. Messung</td></tr><tr><td>(pValue + 4)^</td><td>Untere Grenze für die 2. Messung</td></tr><tr><td>(pValue + 8)^</td><td>Untere Grenze für die 3. Messung</td></tr><tr><td>...</td><td></td></tr></table> Es muss die Anzahl „SampleNr“ an Werten übergeben werden.	pValue^	Untere Grenze für die 1. Messung	(pValue + 4)^	Untere Grenze für die 2. Messung	(pValue + 8)^	Untere Grenze für die 3. Messung	...									
pValue^	Untere Grenze für die 1. Messung																	
(pValue + 4)^	Untere Grenze für die 2. Messung																	
(pValue + 8)^	Untere Grenze für die 3. Messung																	
...																		
pUpperThreshold	^DINT	Konfiguriert die obere Grenze, auf die gelatched wird. Die übergebenen analogen Grenzen werden anhand der Konfiguration für die analogen Eingänge umgerechnet. Siehe: AI[1-2] Config Type , AI[1-2] minimal value, AI[1-2] maximal value. Pointer auf die Flanken-Konfiguration: <table><tr><td>pValue^</td><td>Obere Grenze für die 1. Messung</td></tr><tr><td>(pValue + 4)^</td><td>Obere Grenze für die 2. Messung</td></tr><tr><td>(pValue + 8)^</td><td>Obere Grenze für die 3. Messung</td></tr><tr><td>...</td><td></td></tr></table> Es muss die Anzahl „SampleNr“ an Werten übergeben werden.	pValue^	Obere Grenze für die 1. Messung	(pValue + 4)^	Obere Grenze für die 2. Messung	(pValue + 8)^	Obere Grenze für die 3. Messung	...									
pValue^	Obere Grenze für die 1. Messung																	
(pValue + 4)^	Obere Grenze für die 2. Messung																	
(pValue + 8)^	Obere Grenze für die 3. Messung																	
...																		
Rückgabeparameter																		
	Typ	Beschreibung																
retval	DINT	<table><tr><td>0</td><td>Konfiguration erfolgreich</td></tr><tr><td>-320</td><td>Einer der Übergabeparameter „pEdgeTyp“, „pLowerThreshold“, „pUpperThreshold“ ist NIL</td></tr><tr><td>-321</td><td>Der Speicher für die Konfiguration der analogen Eingänge konnte nicht allokiert werden</td></tr><tr><td>-322</td><td>Übergabeparameter „InputNr“ liegt außerhalb des zulässigen Bereichs (1-2)</td></tr><tr><td>-323</td><td>Übergabeparameter „SampleNr“ liegt außerhalb des zulässigen Bereichs (1-8)</td></tr><tr><td>-324</td><td>Die analogen Eingänge sind bereits im Time Trigger Modus konfiguriert. Eine Mischung von Time Trigger und Latch Modus ist für die analogen Eingänge nicht möglich.</td></tr><tr><td>-325</td><td>Die Skalierung Faktoren für die analogen Eingänge wurden falsch gewählt. (AI[1-2] minimal value = AI[1-2] maximal value)</td></tr><tr><td>-326</td><td>Methode wurde nach Ende der Init aufgerufen</td></tr></table>	0	Konfiguration erfolgreich	-320	Einer der Übergabeparameter „pEdgeTyp“, „pLowerThreshold“, „pUpperThreshold“ ist NIL	-321	Der Speicher für die Konfiguration der analogen Eingänge konnte nicht allokiert werden	-322	Übergabeparameter „InputNr“ liegt außerhalb des zulässigen Bereichs (1-2)	-323	Übergabeparameter „SampleNr“ liegt außerhalb des zulässigen Bereichs (1-8)	-324	Die analogen Eingänge sind bereits im Time Trigger Modus konfiguriert. Eine Mischung von Time Trigger und Latch Modus ist für die analogen Eingänge nicht möglich.	-325	Die Skalierung Faktoren für die analogen Eingänge wurden falsch gewählt. (AI[1-2] minimal value = AI[1-2] maximal value)	-326	Methode wurde nach Ende der Init aufgerufen
0	Konfiguration erfolgreich																	
-320	Einer der Übergabeparameter „pEdgeTyp“, „pLowerThreshold“, „pUpperThreshold“ ist NIL																	
-321	Der Speicher für die Konfiguration der analogen Eingänge konnte nicht allokiert werden																	
-322	Übergabeparameter „InputNr“ liegt außerhalb des zulässigen Bereichs (1-2)																	
-323	Übergabeparameter „SampleNr“ liegt außerhalb des zulässigen Bereichs (1-8)																	
-324	Die analogen Eingänge sind bereits im Time Trigger Modus konfiguriert. Eine Mischung von Time Trigger und Latch Modus ist für die analogen Eingänge nicht möglich.																	
-325	Die Skalierung Faktoren für die analogen Eingänge wurden falsch gewählt. (AI[1-2] minimal value = AI[1-2] maximal value)																	
-326	Methode wurde nach Ende der Init aufgerufen																	

NewInst Aufruf: _SMARTIO_ANALOGIN_CONFIGLATCH,
 Siehe SmartIO.h, Type: t_SmartIO_Analogin_ConfigLatch1

Diese Methode wird verwendet, um einen analogen Eingang Latch Modus zu konfigurieren.

Die maximal mögliche Anzahl der Messungen ist auf 8 beschränkt. Diese 8 verfügbaren Messungen sind beliebig auf die einzelnen Eingänge verteilbar.

Siehe Beispiel Tabelle für „AnalogIn_ConfigTimeTrigger“.

20.5.7 AnalogIn_SetTimeTrigger

Übergabeparameter	Typ	Beschreibung
InputNr	DINT	Selektiert den analogen Eingang, dem die Time Trigger – Mess-Zeitpunkte vorgegeben werden. Zulässige Werte: 1-2
SampleNr	DINT	Anzahl der übergebenen Mess-Zeitpunkte 1-8 Anzahl der übergebenen Mess-Zeitpunkte (Die maximale Anzahl der Mess-Zeitpunkte wird in der Methode „AnalogIn_ConfigTimeTrigger“ festgelegt)
pTimeTriggers	UINT^	Pointer auf die Messzeitpunkte. pValue^ 1. Messzeitpunkt für den Eingang [µs] (pValue + 2)^ 2. Messzeitpunkt für den Eingang [µs] (pValue + 4)^ 3. Messzeitpunkt für den Eingang [µs] ... Es muss die Anzahl „SampleNr“ an Schaltzeitpunkte übergeben werden.
Rückgabeparameter	Typ	Beschreibung
retval	DINT	0 Setzen der Schaltzeitpunkte erfolgreich -120 Der übergebene Pointer „pTimeTriggers“ ist ungültig -122 Übergabeparameter „InputNr“ liegt außerhalb des zulässigen Bereichs (1-2) -123 Übergabeparameter „SampleNr“ liegt außerhalb des zulässigen Bereichs (1- Wert der in „AnalogIn_ConfigTimeTrigger“ konfiguriert wurde) -124 Der analoge Eingang befindet sich nicht im Time-Trigger Modus („AnalogIn_ConfigTimeTrigger“ wurde nicht aufgerufen) -126 Methode in der Init aufgerufen (Das Modul ist noch nicht konfiguriert)

NewInst Aufruf: _SMARTIO_ANALOGIN_SETTIMETRIGGER,
Siehe SmartIO.h, Type: t_SmartIO_AnalogIn_SetTimeTrigger1

Mit dieser Methode werden die Messzeitpunkte für einen analogen Eingang gesetzt.
Es können Schaltzeitpunkte gesetzt werden, die über einen Buszyklus hinausgehen.

Zum Beispiel kann diese Methode nur alle 10ms aufgerufen werden. Die übergebenen Zeitstempel können dabei bis zu 10ms in der Zukunft liegen. Maximal dürfen die übergebenen Zeitstempel 32767µs (15 Bit) minus der Buszykluszeit in der Zukunft liegen.

20.5.8 AnalogIn_GetValues

Übergabeparameter	Typ	Beschreibung								
InputNr	DINT	Selektiert den analogen Eingang, von dem die Werte zurückgelesen werden. Zulässige Werte: 1-2								
SampleNr	DINT	Anzahl der zurückzugebenden Messwerte. 1-8 Die maximale Anzahl der Messwerte wird in der Methode „AnalogIn_ConfigLatch“ bzw. „AnalogIn_ConfigTimeTrigger“ festgelegt								
SampleOffset	DINT	Offset der zurückzugebenden Messwerte. Mit Hilfe dieses Parameters können Messwerte übersprungen werden. Es werden die Messwerte ab „SampleOffset“ zurückgegeben. 0-8 Die maximale Anzahl der Messwerte wird in der Methode AnalogIn_ConfigLatch“ bzw. „AnalogIn_ConfigTimeTrigger“ festgelegt.								
pDataValue	^DINT	Pointer auf die gemessenen analogen Werte. Übergabeparameter wird nur im Time Trigger Modus verwendet. Die Hardwareklasse schreibt die gemessenen analogen Werte auf diese Adresse. Es muss ein „SampleNr“ * 4Byte großer Speicherbereich zur Verfügung gestellt werden. Die zurückgebenden analogen Werte werden anhand der Konfiguration für die analogen Eingänge umgerechnet. Siehe: AI[1-2] Config Type , AI[1-2] minimal value, AI[1-2] maximal value. Wenn kein analoger Wert gelatched wurde, wird der Wert 16#80000010 zurückgegeben. Rückgabe Werte: <table><tr><td>pDataValue^</td><td>Wert der 1. Messung</td></tr><tr><td>(pDataValue 4)^</td><td>+ Wert der 2. Messung</td></tr><tr><td>(pDataValue 8)^</td><td>+ Wert der 3. Messung</td></tr><tr><td>...</td><td></td></tr></table>	pDataValue^	Wert der 1. Messung	(pDataValue 4)^	+ Wert der 2. Messung	(pDataValue 8)^	+ Wert der 3. Messung	...	
pDataValue^	Wert der 1. Messung									
(pDataValue 4)^	+ Wert der 2. Messung									
(pDataValue 8)^	+ Wert der 3. Messung									
...										

pDateTime	^UINT	Pointer auf die gemessenen Zeitpunkte. Übergabeparameter wird nur im Latch Modus verwendet. Die Hardwareklasse schreibt die gemessenen Zeitpunkte auf diese Adresse. Es muss ein „SampleNr“ * 2Byte großer Speicherbereich zur Verfügung gestellt werden. Die Information ob eine Flanke detektiert wurde, wird in „pDataEdge“ zurückgegeben. Rückgabe Werte: <table><tr><td>pDateTime^</td><td>Zeitstempel der 1. Messung</td></tr><tr><td>(pDataTime 2)^</td><td>+ Zeitstempel der 2. Messung</td></tr><tr><td>(pDataTime 4)^</td><td>+ Zeitstempel der 3. Messung</td></tr><tr><td>...</td><td></td></tr></table>	pDateTime^	Zeitstempel der 1. Messung	(pDataTime 2)^	+ Zeitstempel der 2. Messung	(pDataTime 4)^	+ Zeitstempel der 3. Messung	...							
pDateTime^	Zeitstempel der 1. Messung															
(pDataTime 2)^	+ Zeitstempel der 2. Messung															
(pDataTime 4)^	+ Zeitstempel der 3. Messung															
...																
pDataEdge	^BSINT	Pointer auf die gemessenen Flanken. Übergabeparameter wird nur im Latch Modus verwendet. Die Hardwareklasse schreibt die gemessene Flankeninformation auf diese Adresse. Es muss ein „SampleNr“ * 1Byte großer Speicherbereich zur Verfügung gestellt werden. Mögliche Rückgabewerte pro Messwert: <table><tr><td>0</td><td>Keine Flanke (Es wurden für diesen Messpunkt keine Flanke gemessen)</td></tr><tr><td>1</td><td>Steigende Flanke</td></tr><tr><td>2</td><td>Fallende Flanke</td></tr></table> Rückgabe Werte: <table><tr><td>pDataEdge^</td><td>Flankeninformation der 1. Messung</td></tr><tr><td>(pDataEdge 1)^</td><td>+ Flankeninformation der 2. Messung</td></tr><tr><td>(pDataEdge 2)^</td><td>+ Flankeninformation der 3. Messung</td></tr><tr><td>...</td><td></td></tr></table>	0	Keine Flanke (Es wurden für diesen Messpunkt keine Flanke gemessen)	1	Steigende Flanke	2	Fallende Flanke	pDataEdge^	Flankeninformation der 1. Messung	(pDataEdge 1)^	+ Flankeninformation der 2. Messung	(pDataEdge 2)^	+ Flankeninformation der 3. Messung	...	
0	Keine Flanke (Es wurden für diesen Messpunkt keine Flanke gemessen)															
1	Steigende Flanke															
2	Fallende Flanke															
pDataEdge^	Flankeninformation der 1. Messung															
(pDataEdge 1)^	+ Flankeninformation der 2. Messung															
(pDataEdge 2)^	+ Flankeninformation der 3. Messung															
...																
Rückgabeparameter	Typ	Beschreibung														

retval	DINT		
		0	Messwerte sind gültig
		-420	Einer der Übergabeparameter „pDataTime“, „pDataEdge“ ist NIL und der Eingang ist im Latch Modus
		-420	Der Übergabeparameter „pDataValue“ NIL und der Eingang ist im Time Trigger Modus
		-421	Der Eingang wurde nicht konfiguriert (Siehe „AnalogIn_ConfigLatch“ bzw. „AnalogIn_ConfigTimeTrigger“)
		-422	Übergabeparameter „InputNr“ liegt außerhalb des zulässigen Bereichs (1-14)
		-423	Übergabeparameter „SampleNr“ + „SampleOffset“ liegt außerhalb des zulässigen Bereichs (1-8)
		-424	Kein Eingang wurde konfiguriert (Siehe „AnalogIn_ConfigLatch“ bzw. „AnalogIn_ConfigTimeTrigger“)
		-426	Methode in der Init aufgerufen (Das Modul ist noch nicht konfiguriert)

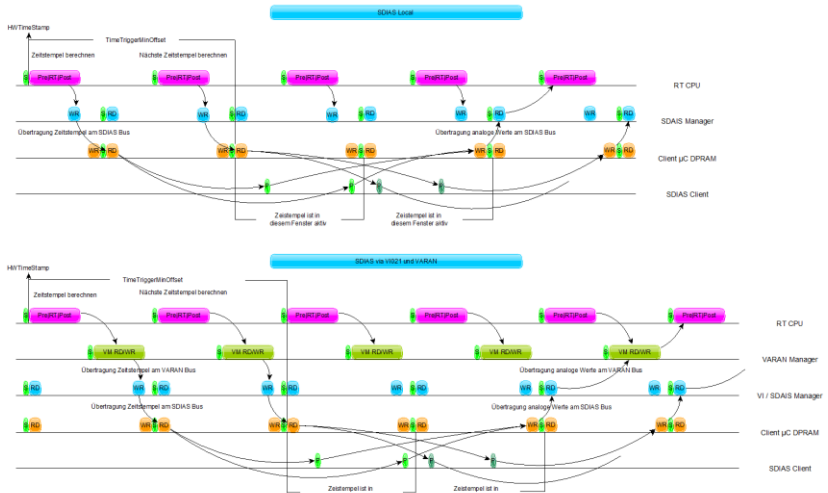
NewInst Aufruf: `_SMARTIO_ANALOGIN_GETVALUES`,
 Siehe SmartIO.h, Type: `t_SmartIO_Analogin_GetValues1`

Diese Methode gibt die Zeitpunkte, sowie Flankeninformation eines analogen Eingangs zurück, wenn sich dieser im Latch Modus befindet.

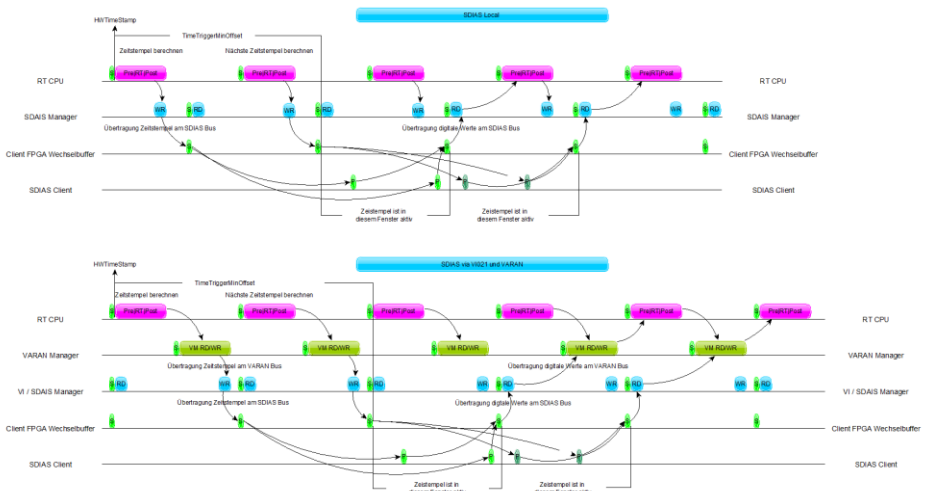
Diese Methode gibt die analogen Werte eines analogen Eingangs zurück, wenn sich dieser im Time Trigger Modus befindet.

20.6 Zeitliches Verhalten

20.6.1 Analoge Werte



20.6.2 Digitale Werte



Änderungen der Dokumentation

Änderungs- datum	Betroffene Seite(n)	Kapitel	Vermerk
09.07.2019	10	1.9 S-DIAS Protokollversion	Kapitel hinzugefügt
21.10.2019	10	1.9 S-DIAS Protokollversion	Hinweis zu Betriebssystem-Version hinzugefügt
14.11.2019	38	11 Unterstützte Zykluszeiten	Kapitel hinzugefügt
28.02.2020	38	11 Unterstützte Zykluszeiten	Text angepasst
08.09.2020	40	12 Hardwareklasse I=011S	Kapitel hinzugefügt
04.11.2020	22	5 Montage	Ergänzung Funktionserdverbindung
06.12.2022	12	1.7 Sonstiges	UKCA-Konformität
26.07.2023		Dokument	Allgemeine Kapitel ergänzt, Design